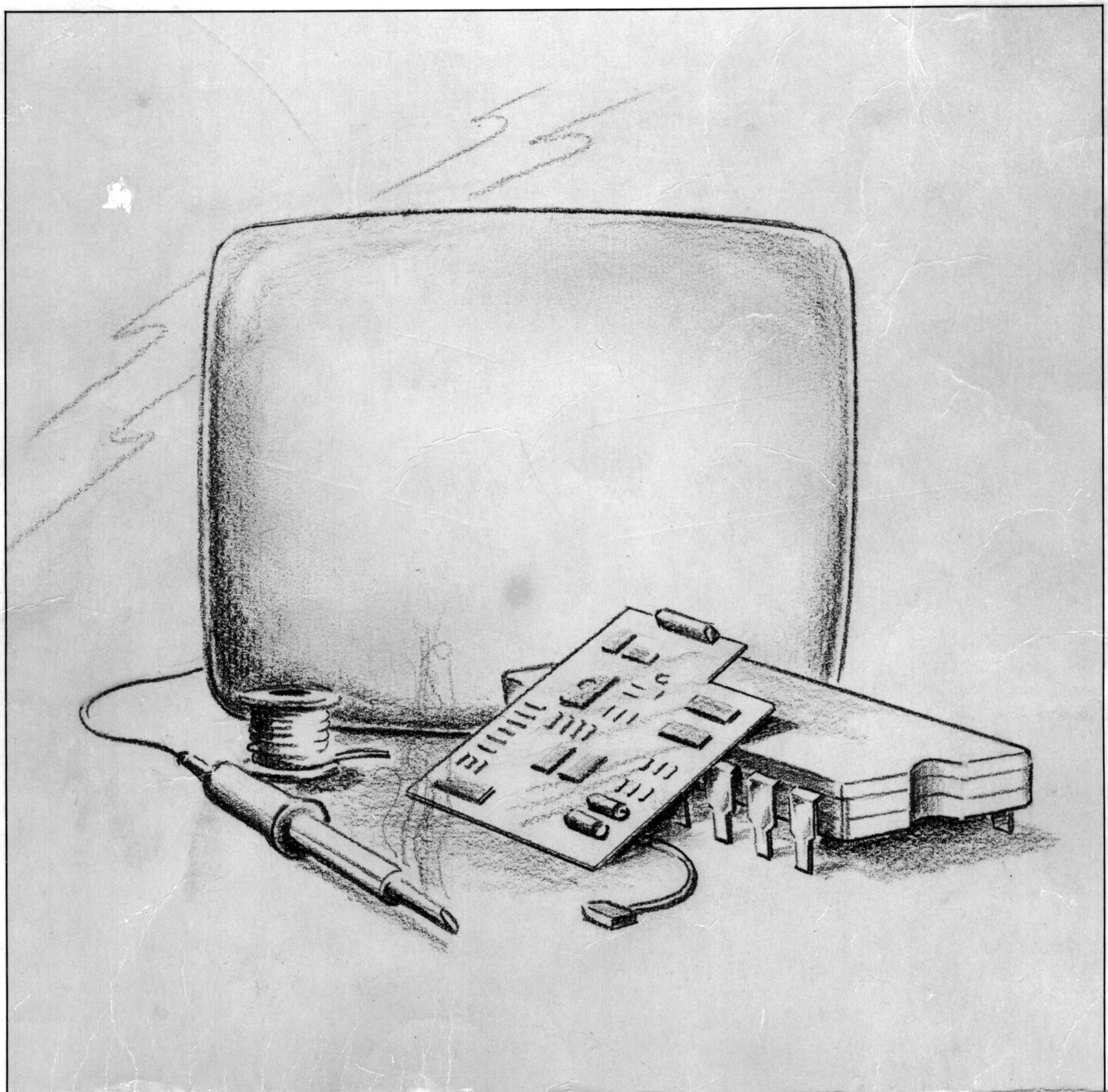
COMPIS

Teknisk handbok



SWE Utg. prel.

Förord

Den här beskrivningen är avsedd för dig som vill veta hur Compis ser ut under kåpan, hur hårdvaran fungerar osv. Om du ska programmera i maskinspråk hittar du mycket information som du kan ha nytta av.

Beskrivningen är huvudsakligen på blockschemanivå. För detaljinformation på krets- och signalnivå, hänvisas till kretsschema (Bilaga 3 och Bilaga 6).

För information om operativsystemet CP/M-86, hänvisas till "Systemmanualen". Operativsystemet (CCP, BDOS och BIOS) behandlas också i handböckerna "CP/M-86 Operating System, User's Guide" och CP/M-86 Operating System, System Guide". BIOS-listor kan beställas från TeleNova AB, Box 213, 149 01 Nynäshamn, telefon 0752-636 00.

För information om programmering i högnivåspråket Comal, hänvisas till handboken för Comal.

Det förutsätts att du har vissa grundläggande kunskaper i dator- och digitalteknik för att du ska kunna tillgodogöra dig innehållet i beskrivningen.

Detta dokument behandlar CPU-kort med revisionsläge R3A.

Tillverkaren förbehåller sig rätten till ändringar utan föregående besked.

Nynäshamn i april 1985
TeleNova AB

Detta verk är skyddat av upphovsrättslagen.

Enskild lärare vid grundskola/gymnasieskola/komvux/högskola får för sina egna elever ur verket kopiera högst 20 sidor per kalenderhalvår enligt särskild förordning i SÖ-FS 1981:126 och UHÄ-FS 1981:43.

All kopiering härutöver är förbjuden.

(c) Copyright 1985, TeleNova AB, Nynäshamn

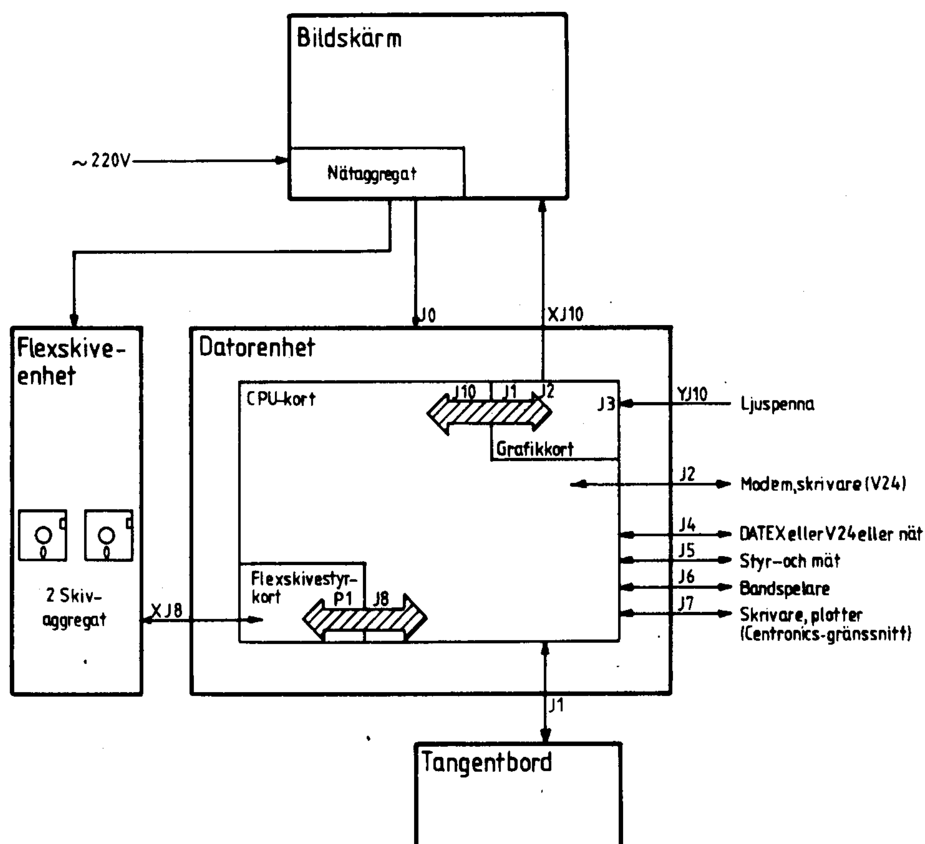
Innehåll

Figurer

1. Inledning

En Compis består av följande grundenheter:

- o Datorenhet.
- o Flexskiveenhet och/eller hårdskiveenhet (av Winchester-typ).
- o Bildskärm.
- o Tangentbord.
- o Skrivare.



Figur 1.1 Systemblockschema 1

Datorenheten innehåller CPU-kort (moderkort), grafikkort och flexskivestyrkort. Övriga enheter i systemet ansluts till datorenheten. Datorenheten och flexskiveenheten strömförsörjs från nätaggregatet i bildskärmen. Skrivaren har ett eget nätaggregat.

CPU:n är en 80186, som arbetar med 16-bitars ordlängd. Detta medför hög beräkningshastighet och stor arbetskapacitet. 80186 innehåller alla centrala funktioner och många stödfunktioner, som "normalt" utgör ett helt kretskort. 80186 kan adressera 1 Mbyte minne.

I grundutförande är CPU-kortet bestyckat med 128 kbyte arbetsminne (RAM) och 32 kbyte EPROM. Arbetsminnet går att bygga ut till 256 kbyte och ROM-arean kan expanderas till 128 kbyte. ROM-arean innehåller systemfunktioner för CP/M-86, initieringsrutiner, testprogram och grafikkommandon.

Eftersom operativsystemet ligger i ROM, är systemet klart att använda direkt efter spänningstillslag. Som tillbehör finns operativsystemen UCSD-p och MS-DOS, men dessa måste laddas in från flexskiva.

CPU-kortet innehåller också en mängd kretsar för kommunikation med periferienheter etc. Utgångarna är direkt åtkomliga på datorenhetens baksida. Där finns anslutningsdon för:

- Modem, skrivare (V24/V28 - RS232-C).
- DATEX (X24/X27(V11)).
- Bandspelare.
- Skrivare, plotter (Centronics-snitt).
- Styr- och mätutrustning.
- Expansionskort (iSBX-kort).

Grafikkortet hanterar presentationen på bildskärmen. På kortet finns en grafikprocessor (GDC 82720), som sköter grafikfunktionerna på bildskärmen helt oberoende av CPU:n. Kortet innehåller också ett bildminne. Kortet finns i två varianter: HRG (högupplösning) och UHRG (ultrahögupplösning).

Flexskivestyrkortet handhar kommunikationen med flexskiveenheten.

Flexskiveenheten innehåller två skivaggregat. Flexskivorna rymmer 640 kbyte vardera.

- 80 spår per sida (80 tracks per side).
- Dubbelsidiga (double sided).
- Dubbel packningstäthet (double density).
- Mjuksektoriserade (soft sectored).
- 96 spår per tum (96 TPI - tracks per inch).

Man kan också ansluta en hårdskiva (av Winchester-typ) till datorn. Hårdskiveenheten innehåller en fast skiva. Denna rymmer 10 alternativt 30 Mbyte (formaterad). Hårdskiveenheten kan byggas ut med ytterligare ett skivaggregat. Hårdskiveenheten kan anslutas direkt till datorn eller anslutas, via en centraldator, i ett nätverk. I det senare fallet utnyttjar samtliga i nätet ingående arbetsstationer hårdskivan, se figur 1.2.

Det finns två olika bildskärmar:

- Monokrom (grön text på svart botten) med högupplösning - 640 x 400 pixel (punkter).
- Monokrom med ultrahögupplösning - 1280 x 800 pixel.

Skärmen, som är 15", är reflex- och flimmerfri. Bildskärmen innehåller ett nätaggregat som förser övriga enheter i systemet med erforderlig spänning (+12 V och -12 V) - dock inte skrivaren, som har ett eget nätaggregat (+5 V).

Teckengeneratorn omfattar två teckenmatriser: 8 x 16 punkter (högupplösning) och 16 x 32 punkter (ultrahögupplösning). I båda fallen erhålls 25 rader om vardera 80 tecken. I grundutförande finns 256 fasta tecken, men vid behov kan egna tecken definieras. Man kan erhålla omvänd video (svart text på grön botten). Det finns kommandon för att rita cirkelbågar, kvadrater, rektanglar m m. Text och grafik kan blandas godtyckligt. Dessutom kan man använda ljuspenna.

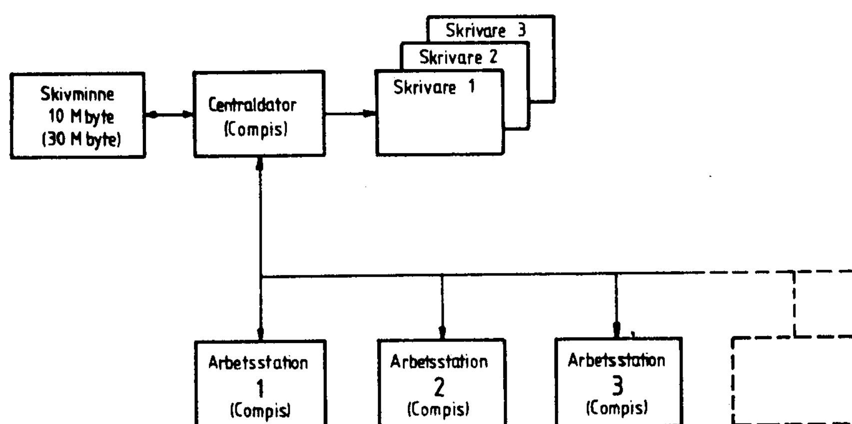
Tangentbordet har en utformning där överensstämmelse med SIS-standard har eftersträvats. Det har dessutom en numerisk del och funktionstangenter samt specialtangenter för markörförflyttning, ordbehandling etc.

Tangentbordet innehåller bl a en mikroprocessor, som har till uppgift att söka av tangentmatrisen och överföra tangentkoderna till datorn.

Man kan även ansluta en bandspelare för att lagra program och data på kassetter. Överföringshastigheten är 300 Baud.

Det finns två olika typer av skrivare: matrisskrivare och skönskrivare. Matrisskrivaren bygger upp tecknen med punkter. Skönskrivaren skriver med ett typhjul ungefär som en vanlig elektrisk skrivmaskin.

Upp till 32 Compisar kan kopplas ihop i ett nät. Hårdskiveenheten, som ansluts till centraldatorn, delas i detta fall av samtliga användare. Därutöver kan man ansluta en flexskiveenhet eller en hårdskiva samt en skrivare till varje arbetsstation i nätet. Datorerna ansluts till nätet via en tvinnad tvåtråds-kabel (max 120 meter). För längre sträckor erfordras speciella lösningar. Överföringshastigheten är programmeringsbar och kan vara maximalt 880 kbit per sekund.



Figur 1.2 Nätverk (multidrop)

Nätet innehåller en centraldator och ett antal arbetsstationer. Skillnaden mellan centraldatorn och arbetsstationen, som ju båda är Compisar, är endast en bygling på CPU-kortet. Till centraldatorn ansluts hårdskiveenheten och skrivare. Centraldatorn förser övriga datorer i nätet med "signal timing" (synk-signaler), dvs arbetsstationerna synkroniseras av centraldatorn.

Centraldatorn innehåller logik för bl a behörighetskontroll och accesskydd. Hårdskivan kan delas upp mellan de olika användarna. Man kan skydda filerna på olika sätt, t ex fil som endast är tillgänglig för läsning. Flera användare kan samtidigt läsa i samma fil.

Uppackning och anslutning beskrivs i Installationsmanualen som medföljer datorn.

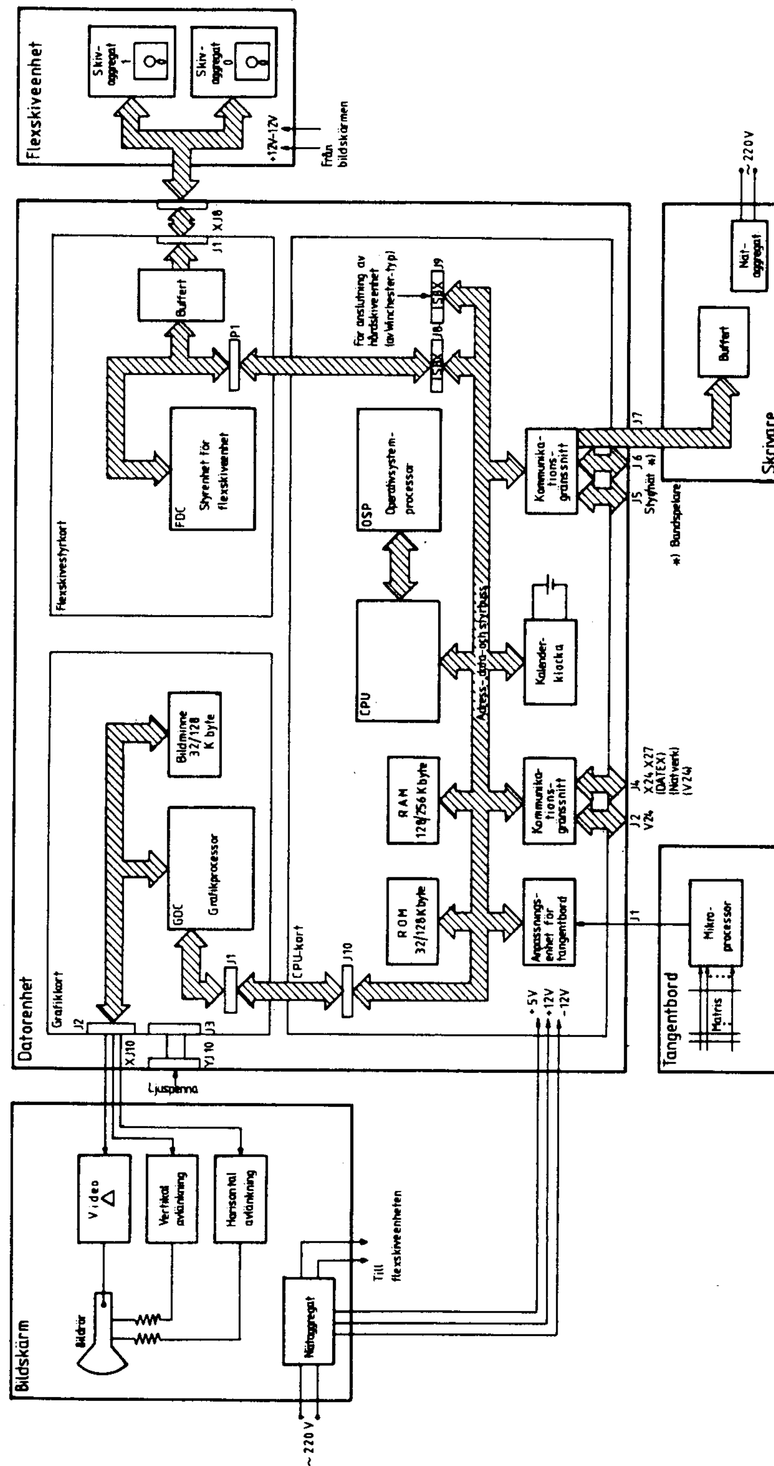
2. Funktionsbeskrivning

Det här kapitlet innehåller en övergripande funktionsbeskrivning. För detaljinformation, hänvisas till kapitel 3-8 och Bilagorna.

Först presenteras komponenterna i systemet - avsnitt 2.1 - och därefter beskrivs följande funktioner:

- o Systeminitiering - avsnitt 2.2.
- o Hämtning av tecken från tangentbordet - avsnitt 2.3.
- o Presentation av tecken på bildskärmen - avsnitt 2.4.
- o Utskrift av tecken på skrivaren - avsnitt 2.5.
- o Läsning och skrivning av tecken på flexskivan - avsnitt 2.6.

2.1 Systemblockschema



Figur 2.1 Systemblockschema 2

Datorenheten innehåller tre kretskort:

o CPU-kortet

CPU-kortet styr och övervakar alla funktioner i systemet. Via adress-, data- och styrbussen styr CPU:n (80186) och operativsystemet (BDOS och BIOS) överföringen av data mellan CPU-kortet och yttre enheter. Operativsystemet innehåller också rutiner för att ta hand om de kommandon, som operatören matar in (CCP). Det finns ett flertal kommunikationsgränssnitt för anslutning av skrivare, modem, bandspelare osv.

CPU:n arbetar med klockfrekvensen 8 MHz. RAM-minnet (128 kbyte standard) är uppdelat i 64 kbyte segement. Arean går att expandera till 256 kbyte - i ett steg.

Operativsystemet CP/M-86 (16 kbyte) ligger idag i ROM. ROM-arean (32 kbyte standard) innehåller dessutom initieringsrutiner, som laddas in vid kallstart, och testprogram. ROM-arean går att expandera till 128 kbyte.

o Grafikkortet

Grafikkortet sköter om presentationen på bildskärmen helt oberoende av CPU:n. Grafikprocessorn (82720) genererar videosignal och synkpulser. Här finns också ett bildminne - 32 kbyte (högupplösning) eller 128 kbyte (ultrahögupplösning).

o Flexskivestyrkortet

Flexskivestyrkortet hanterar dataöverföringen till och från flexskivorna. FDC:n (8272) genererar alla signaler som behövs för att styra stegmotorn och läs/skrivhuvudet i skivaggregatet.

Bildskärmen innehåller kretsar för förstärkning av videosignalen samt kretsar för vertikal och horisontell avlänkning. Dessutom finns här ett nätaggregat, som förser datorenheten och flexskiveenheten med erforderliga matningsspänningar.

Flexskiveenheten innehåller två skivaggregat samt elektronik och mekanik för drivning av flexskivorna.

Tangentbordet innehåller en tangentmatris och en mikrodator (8748). Mikrodatorn söker av matrisen och skickar tangentens kod till CPU:n när en tangent trycks ner.

Skrivaren innehåller bl a en buffert, som mellanlagrar tecknen som ska skrivas ut. Skrivaren har ett eget nätaggregat.

2.2 Systeminitiering

Vid spänningstillslag och när RESET-knappen trycks in, händer följande:

- Port PC2 på 8255:an nollställs ("0") för att möjliggöra inläsning av eventuell test-mode.

- Byglarna S8-3 och S8-4 läses av via portarna PB4 och PB3 på 8255:an. Om dessa är byglade till jord, tolkas detta som normal initiering, dvs inte test-mode.

- Testprogrammet, som ligger i ROM, exekveras. CPU- och grafikkortens olika kretsar testas. Minnesstorleken och typ av grafikkort fastställs. Innan styrningen överlämnas till operativsystemet, lagras uppgifterna i arbetsminnet (i BIOS arbetsarea). Testprogrammet beskrivs mer utförligt i kapitel 8.

- Om ett fel upptäcks, visas ett felmeddelande på bildskärmen.

- Om inga fel upptäcks under testfasen, överlämnas kontrollen till operativsystemet - CP/M-86.

  OBS! Tills OSP 80150 (operativsystemprocessorn) finns tillgänglig på marknaden, ligger operativsystemet i ROM (adress F0000, hex).

- Portar och register initieras och konfigureras. 8255:an konfigureras på följande sätt:

  - Port A och Port C konfigureras som utgångar och Port B konfigureras som ingång.
  - Utgång PC0: Låg ("0") - styr- och mätkontakt, J5-1.
  - Utgång PC1: "0" - styr- och mätkontakt, J5-2.
  - Utgång PC2: "0" - SELECT, läs bandspelare och testbyglingar (S8) aktiverade.
  - Utgång PC3: "0" - DATEX-utgång, tri-state.
  - Övriga portar är systemberoende.

- Kommandotecknet A> visas på skärmen. A> anger att CP/M-86 är berett att ta emot användarens kommandon. Systemet är klart för användning.

2.3 Hämtning av tecken från tangentbordet.

- Mikrodatorn i tangentbordet avsöker kontinuerligt tangentmatrisen för att avgöra om någon förändring har inträffat.

- När en tangent trycks ner, skickas tangentens kod till den krets som styr tangentbordet (8251) på CPU-kortet. Överföringen sker seriellt, dvs databitarna överförs i ett pulståg - en bit åt gången. Överföringshastigheten är 9600 bitar per sekund.

- 8251:an skickar en avbrottsignal till CPU:n.

- BIOS läser in tecknet och omvandlar den interna tangentkoden till 8-bitars ASCII-kod.

- Därefter överförs tecknet till tangentbordskön i CP/M:s arbetsminne.

2.4 Presentation av tecken på bildskärmen

- Tecknen i tangentbordskön analyseras och de som ska visas på bildskärmen skickas till bildminnet på grafikkortet. Det är operativsystemet som ombesörjer överföringen.

- Bildminnet rymmer 32 eller 128 kbyte, beroende på om det är hög- eller ultrahögupplösning. Man kan enkelt rulla bilden på skärmen, genom att ändra bildadressen.

- För att rita cirkelbågar, linjer, rektanglar etc har man tillgång till kommandon i GDC:n (grafikprocessorn).

- GDC:n på grafikkortet adresserar bildminnet och ser till att tecknet presenteras på bildskärmen. Signalerna till bildskärmen utgörs av en videosignal samt horisontell och vertikal synkpuls.

- Varje bildelement (pixel) på skärmen kan adresseras individuellt. I högupplösningsfallet är bilden uppbyggd av 640 x 400 bildpunkter och i ultrahögupplösningsfallet är den uppbyggd av 1280 x 800 bildpunkter.

2.5 Utskrift av tecken på skrivaren

- o Överföringen mellan datorn och skrivaren, som sker via en kommunikationskrets (8255), sker med en hastighet av 500 bytes per sekund, dvs 500 tecken per sekund. (Skrivhastigheten är dock 120 tecken per sekund för matrisskrivaren och 20 tecken per sekund för typhjulskrivaren.) Data överförs parallellt, dvs åtta bitar åt gången. Gränssnittet är ett sk Centronics-snitt.

- o Genom att adressera nålarna i skrivhuvudet direkt, kan man skriva ut grafik.

- o Tecknen, som ska skrivas ut, finns i en buffert i datorns arbetsminne.

- o CPU:n adresserar kommunikationskretsen och läser av status för att ta reda på om skrivaren är ledig eller inte.

- o CPU:n adresserar kommunikationskretsen och skickar ett kommando med begäran om att få skriva.

- o CPU:n överför tecknet från arbetsminnet till kommunikationskretsen, som i sin tur vidarebefordrar tecknet till en buffert i skrivaren.

- o Skrivaren skickar en signal till CPU:n, som talar om att nästa tecken kan sändas.

- o Därefter överförs nästa tecken osv.

- o När bufferten i skrivaren är full signaleras detta till datorn. När bufferten börjar bli tom kan skrivaren ta emot nya tecken.

2.6 Läsning och skrivning av tecken på flexskivan

Flexskiveenhetens arbete, dvs läsning och skrivning på flexskivorna, styrs av FDC:n (Flexible Disk Controller, 8272) på flexskivestyrkortet. CPU:n skickar ett kommando till FDC:n, som anger om data ska läsas eller skrivas. FDC:n ser till att kommandot blir utfört. Data överförs till/från styrkortet via iSBX-kontakten för vidare befordran till flexskivan/datorn. Överföringshastigheten är cirka 20 kbyte per sekund.

Vid läsning av data från flexskivan till datorn, händer följande:

- o FDC:n skickar en signal till CPU:n, som talar om att det finns en flexskiva i skivaggregatet (0 eller 1).
- o FDC:n skickar en signal till CPU:n som talar om att FDC:n är klar att ta emot ett kommando.
- o CPU:n skickar ett läskommando till FDC:n.
- o Från och med nu arbetar FDC:n helt oberoende av CPU:n.
- o FDC:n letar reda på "rätt" sektor på flexskivan och läser därefter data i sektorn.
- o Data överförs från FDC:n till arbetsminnet på CPU-kortet.
- o Proceduren upprepas tills all information (data) har överförts. Vid varje överföring skickas data, motsvarande en sektor på flexskivan, till arbetsminnet.
- o FDC:n informerar CPU:n om att dataöverföringen är avslutad.

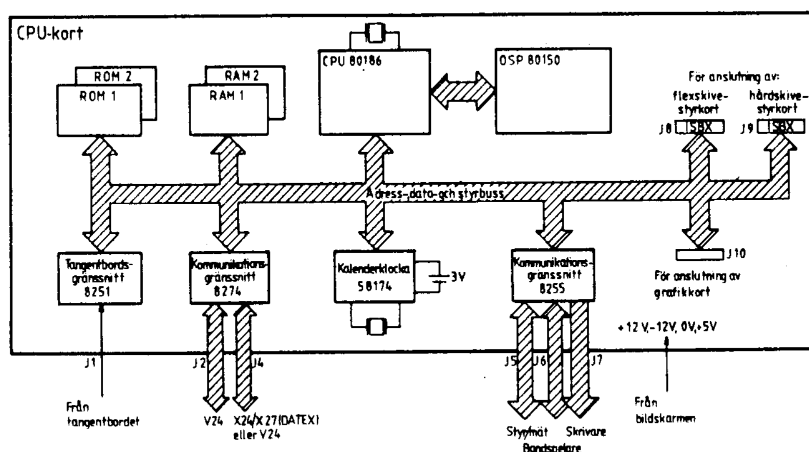
Skrivning på flexskivan går till på motsvarande sätt, men data överförs åt motsatt håll, dvs från arbetsminnet till flexskivan.

3. CPU-kortet

3.1 Allmänt

Det här kapitlet innehåller en blockschemabeskrivning av CPU-kortet. För information på krets- och signalnivå, hänvisas till Bilagorna 3:1-3:3, som innehåller kretsschema.

3.2 Blockschema

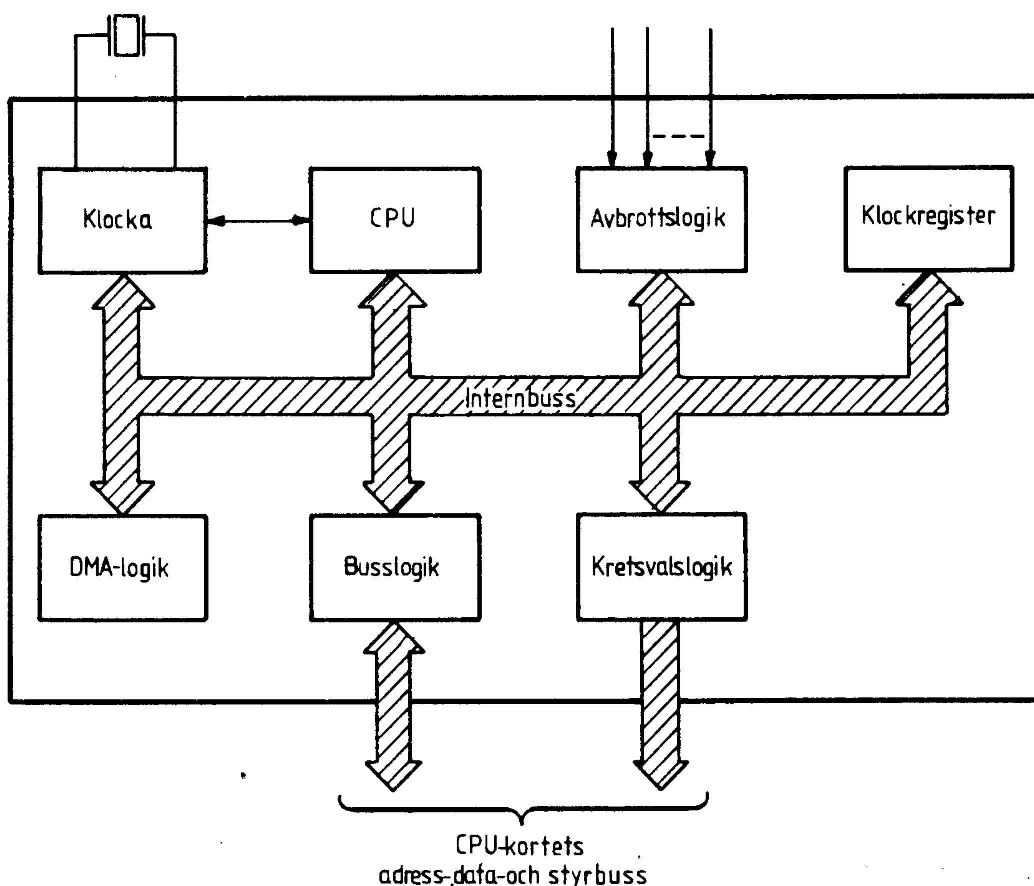


Figur 3.1 CPU-kortets blockschema

CPU 80186

80186 är en 16-bitars mikroprocessor, som består av en uppgraderad 8086-2 CPU och ett 15-tal supportkretsar i en 68-"bens" kapsel. 80186 innehåller följande:

- o CPU 8086-2.
- o Klockgenerator - 8 MHz.
- o Två av varandra oberoende DMA-kanaler för 8/16-bits överföring. Överföringshastigheten är 2 Mbyte per sekund. (DMA-kanalerna används normalt för kommunikation i nätverk.)
- o Programmerbar avbrottslogik (hårdvaru-, programvaru- eller systemfelsinitierade avbrott).
- o Tre programmerbara klockregister.
- o Programmerbar logik för generering av Memory- och Peripheral Chip Select-signaler.
- o Programmerbar Wait State-generator.
- o Busslogik. Överföringshastigheten är 4 Mbyte per sekund.



Figur 3.2 80186 blockschema

CPU:n använder en multiplexad adress- och databuss (AD0-AD15) och adressledningarna A16-A19 för att nå minne och periferienheter.

Ett kontrollblock om 256 byte styr de integrerade periferifunktionerna för 80186.

Klockan genererar en klocksignal, som används av övriga kretsar på CPU-kortet. Dock inte 58174 (kalender), som har en egen kristall. Klocksignalen används också av RESET- och READY-logiken.

DMA-logiken hanterar två av varandra oberoende höghastighetskanaler, som har en maximal överföringshastighet av 2 Mbyte per sekund. Överföring kan ske inom hela adressområdet - 20 bitar - och kan ske mellan minne-minne, minne-I/O eller I/O-I/O. Vid DMA-överföringen utnyttjas programmerade Chip Select- och Memory Select-signaler samt programmerat antal Wait States.

Den inbyggda avbrottslogiken tar emot avbrott dels från de interna periferikretsarna (klockregistren och DMA-logiken), dels från de externa kretsarna: 8251, 8274 osv.

Den inbyggda klockfunktionen erbjuder en intern tidsreferens och två programmerbara in-/utgångar.

Kretsvalslogiken erbjuder sex separata Memory Chip Select-signaler och sju separata Peripheral Chip Select-signaler. Signalerna kan i totalt fem grupper programmeras för 0 till 3 väntcykler (Wait States) - med eller utan READY-signalering - för varje minnes- eller I/O-referens.

Operativsystemprocessorn 80150

80150 bildar tillsammans med 80186 en två-chip operativsystemprocessor - iAPX 186/50. 80150 innehåller operativsystemet CP/M-86. CP/M-86 upptar 16 kbytes och är kompatibel med övrig applikationsprogramvara, skriven för standard Digital Research CP/M-86. 80150 innehåller dessutom avbrottslogik, som hanterar åtta externa avbrott och tre klockregister. Avbrotts- och klockfunktionerna är kompatibla med 8259 och 8254.

Operativsystemets uppgift är att sköta kommunikationen mellan CPU:n, de yttre enheterna och kommandon i programmeringsspråken.

Eftersom 80150 inte är tillgänglig idag, ligger operativsystemet CP/M-86 i ROM och perferifunktionerna hanteras av en 80130-6.

CP/M-86 består av tre delar:

- Console Command Processor (CCP).
- Basic Disk Operating System (BDOS).
- Basic Input/Output System (BIOS).

CCP innehåller bl a kommandon för formatering och kopiering av flexskivor, kopiering av filer och presentation av fil-/skivstatus. Det är denna del som operatören mest kommer i kontakt med. CCP tolkar och exekverar kommandona, som operatören ger.

BDOS sköter filhanteringen (läsning och skrivning av data) på flexskivorna, underhåller filbibliotek osv.

BIOS innehåller underprogram för in- och utmatning. Här finns program för 8251 (tangentbordsanpassare), 8274 (programmerbar serieanpassare), 8255 (programmerbar parallellanpassare) och 8272 (styrenhet för flexskiveenheten). BIOS innehåller dessutom underprogram för avbrotts- och klockfunktionerna, som finns i 80150.

RAM-arean (arbets-/primärminne)

RAM-minnet (4164) är av dynamisk typ och drivs av en Dynamic RAM Controller 8203. Minnet är uppdelat i fyra 8-bitars banker. I grundutförande finns 128 kbyte monterat på kortet. Minnet kan expanderas till 256 kbyte (i ett steg).

ROM-arean

ROM-arean består av fyra 28-bens socklar konfigurerade enligt JEDEC-standard. Socklarna kan bestyckas med olika byte wide-minnen. I grundutförande är kortet bestyckat med två 27128, vilket ger totalt 32 kbyte. Men man kan även använda 27256, men då måste ombyggling göras (se avsnitt 3.11.2). Om 27256 används, blir arean maximalt 128 kbyte.

ROM-arean innehåller i dagsläget operativsystemet CP/M-86. När 80150 finns tillgänglig, ryms operativsystemet i denna krets (se ovan). Dessutom innehåller ROM-arean ett testprogram, som genomlöps i samband med spänningstillslag, samt vissa system- och initieringsrutiner.

Tangentbordsanpassare 8251

8251:an hanterar kommunikationen med tangentbordet via anslutningsdonet J1. Den tar emot data (ett tecken i taget) från tangentbordet. Koden för ett tecken består av 2 byte. Bitarna överförs seriellt. Data omvandlas till parallellformat i 8251:an. En abrottsignal skickas till CPU:n. Överföringen sker asynkront och utan paritetskontroll. Ett ingående och ett utgående tecken kan buffras i 8251:an.

Teoretiskt kan tangentbordet bytas ut mot en terminal och i detta fall kan 8251 programmeras om för exempelvis asynkron överföring, varierbart antal databitar, start-/stoppbitar och paritetskontroll.

Programmerbar serieanpassare 8274

8274 är en programmerbar serieanpassare, sk MPSC. 8274:an tillåter höghastighetsöverföring med upp till 1 Mbit per sekund, synkront eller asynkront, över två av varandra oberoende kanaler. Kanal A kan via byglar kopplas till ett V24/V28-don - J2. Kanal B är via drivkretsar kopplad till anslutningsdonet J4 (byglingsbart V24/V28 alternativt X24/X27). Snittet X24/X27 används bl a vid kommunikation över DATEX-nätet och för anslutning till nätverk.

8274:an är anpassad för kommunikation med protokoll, t ex SDLC/HDLC. 8274:an innehåller också logik för automatisk CRC-generering, feldetektering m m.

Realtidsklocka 58174

Klockan, som har en egen kristall, hanterar tid från och med tiondels sekund upp till år. Skottår beräknas automatiskt. Klockan är försedd med ett batteri.

Programmerbar parallellanpassare 8255

8255:an har 24 programmerbara in- och utgångar. Kretsen hanterar trafiken via anslutningsdonen J5 (styr- och mätkontakt), J6 (bandspelarkontakt) och J7 (Centronics-gränssnitt).

I/O expansion

Det finns två möjligheter att bygga ut systemet:

- Två iSBX-kontakter - J8 och J9. J8 och J9 används för anslutning av iSBX-kort (eller kort med motsvarande gränssnitt). De används t ex för anslutning av styrkort för flexskiveenhet och/eller hårdskiveenhet. Data kan vara 8- eller 16-bitar. Gränssnittet är ursprungligen definierat av Intel, men kan betraktas som industristandard.

- Kontakten J10 (Europakontakt). Denna används för anslutning av grafikkortet. Eftersom signalerna inte är buffrade, rekommenderas inte utbyggnad via detta gränssnitt.

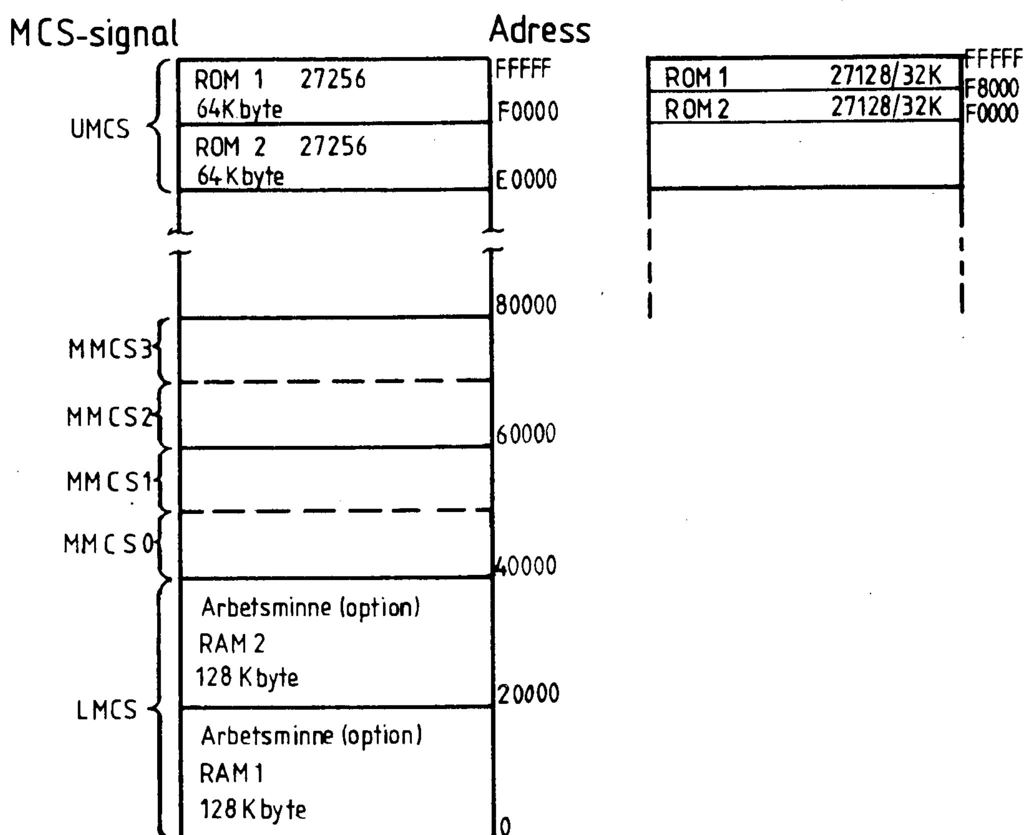
För ytterligare information om J8 och J9 samt J10, hänvisas till avsnitt 3.12.10 respektive avsnitt 3.12.11.

3.3 Minnesdisposition

CPU:n kan adressera totalt 1 Mbyte minne, varav 800 kbyte kan användas som arbetsminne. Minnet är uppdelat i segment om 64 kbyte vardera. Eftersom databussen består av 16 bitar, används minnesbankerna parvis (udda/jämn = hög/låg byte). Minnet består av kapslar med 64 k x 1 bit, dvs varje bank om åtta kapslar innehåller 64 kbyte.

Minnessegmenten kan adresseras oberoende av varandra från olika källor på CPU-kortet. Data kan enkelt flyttas mellan olika segment och till/från yttre enheter (I/O-enheter).

Till de olika bankerna är Memory Chip Select-signaler (MCS) knutna. MCS-signalerna aktiverar adresserat minnesområde. Men de har dessutom en annan funktion, nämligen den att de kan programmeras för att generera olika antal väntecykler (Wait States) när man läser/skriver i minnet. De olika MCS-signalerna finns angivna i figuren nedan.



Figur 3.3 Minnesdisposition

RAM 1 = IC19-26 (hög byte), IC41-48 (låg byte)
RAM 2 = IC27-34 (hög byte), IC49-56 (låg byte)

ROM 1 = IC35 (hög byte), IC39 (låg byte)
ROM 2 = IC36 (hög byte), IC40 (låg byte)

Minneskartan ovan visar hur minnet disponeras när operativsystem-processorn 80150 används. Tills denna krets finns tillgänglig från leverantören, ligger operativsystemet i ROM, med början på adress F0000 (hex).

ROM-arean innehåller bl a ett testprogram (power on test) samt system- och initieringsprogram. Dessutom innehåller arean system-specifika uppgifter, t ex kontrollsumma, som används vid power-on test, serienummer, versionsnummer och ROM-storlek.

Två av ROM-socklarna (IC36 och IC40) kan även användas för RAM-kretsar (byte wide-kretsar). I så fall måste ombygling göras - se avsnitt 3.11.2.

3.4 I/O-adresser

I/O-enheterna är anslutna till CPU:n via det gränssnitt för I/O, som ingår i 80186. In-/utmatningen från I/O-enheterna är avbrottsstyrd eller pollad och buffrad.

Nedan finns en förteckning över de adresser, som används för att adressera de i systemet ingående portarna.

Observera att adresserna är basadresser. Eventuella registeradresser för porten adresseras med ett tillägg om två från basadressen. Vissa portar betraktas som "udda" medan andra betraktas som "jämna" - beroende på om basadressen är udda eller jämn. Detta är markerat med u respektive j i sammanställningen nedan. Uppdelningen "udda"/"jämn" beror på om periferikretsen är ansluten till låga (D0-D7) eller höga (D8-D15) delen av databussen.

Eftersom varje grupp av I/O-adresser genererar en Peripheral Chip Select-signal (PCS), används även I/O-mappen för att generera vissa systemsignaler, t ex DMA-ACKNOWLEDGE. För att generera dessa signaler, krävs att man utför en Input-instruktion mot den aktuella adressen.

Det totala I/O-området är 64 kbyte. Men bara en liten del utnyttjas, nämligen nedanstående I/O-map och de i CPU:n ingående registren. De senare är lokaliserade till adressområdet FF20 - FFFF (hex).

PCS-signal	Adress hex	Udda/jämn	Funktion	Anslutningsdon	Avsnitt
PCS0	1 - 7F	u	8255		3.8
1	80 - FE	j	8253		3.5
2	100 - 17E	j	58174		3.7
3	180 - 1FF	-	PCS3/	J10-C11	
4	200 - 27F	-	Reserv		
5	280 - 2FF	j	80150 - klockregister och avbrottslogik		
6:0	300 - 30E	j	Bandspelare, motor		3.8.2
6:1	301 - 30F	u	DMA-ACK/ Grafik	J10-C27	
6:2	310 - 31E	j	8274 - INTERRUPT ACKNOWLEDGE		3.6
6:3	311 - 31F	u	8251 (Tangentbord)		6
6:4	320 - 32E	j	8274 - serieport		3.6
6:5	321 - 32F	u	DMA-TERMINATE/	J8 (iSBX0)	
6:6	330 - 33E	j	82720 PCS6:6/	J10-A28	4
6:7	331 - 33F	u	DMA-TERMINATE/	J9 (iSBX1)	
6:8	340 - 34E	j	8272 CS0 (8/16-bit)	J8 (iSBX0)	5
6:9	341 - 34F	u	CS1 (16-bit)	J8 (iSBX0)	
6:10	350 - 35E	j	CS1 (8-bit)	J8 (iSBX0)	
6:11	351 - 35F	u	DMA-ACK/	J8 (iSBX0)	
6:12	360 - 36E	j	CS0 (8/16-bit)	J9 (iSBX1)	
6:13	361 - 36F	u	CS1 (16-bit)	J9 (iSBX1)	
6:14	370 - 37E	j	CS1 (8-bit)	J9 (iSBX1)	
6:15	371 - 37F	u	DMA-ACK/	J9 (iSBX1)	

3.5 Klocksignaler (Tmr0 - Tmr7)

Det finns åtta klockregister på CPU-kortet. Dessa är disponerade på följande sätt:

Klocksignal	Källa	o Funktion (kopplad till ...) x Styrs från
Tmr0	80186 TIMEROUT 0 (stift 22)	o Bandspelarutgång (J6) x Tidmätning (J5-4) o 8255 (PB7)
Tmr1	80186 TIMEROUT 1 (stift 23)	o iSBX0-1 (J8-J9) x Tidmätning (J5-5)
Tmr2	80150 BAUD (stift 21)	o 8251 - tangentbord (J1)
Tmr3	8253 OUT 0 (stift 10)	o 8274, kanal B (TxcB och RxcB). Via bygelfält S3. S3-3: RxcB S9-5: TxcB o Taktgivning för nätverk (endast för centraldator). x Bygelfält S15.
Tmr4	8253 OUT 1 (stift 13)	o 8274, kanal B (RxcB). Via bygelfält S3 (S3-5).
Tmr5	8253 OUT 2 (stift 17)	o 8274, kanal A (TxcA och RxcA). Via bygelfält S11 och S10. S11-5: TxcA S10-3: RxcA
Tmr6	80150 SYSTICK (stift 23)	o Avbrott. Bygel S6-22.
Tmr7	80150 DELAY (stift 22)	o Avbrott. Bygel S6-10.

3.6 Serieport 8274

8274:an handhar kommunikationen över följande gränssnitt:

- o Kanal A - V24 (J2). V24-snittet (RS232C) kan användas för anslutning av skrivare och modem.

- o Kanal B - V24/V28 eller X24/X27 (J4). Man väljer gränssnitt genom olika byglingar. X24/X27 används bl a för kommunikation över DATEX- och DATAPAK-nätet samt för kommunikation i nätverk. Överföringshastigheten är programmerbar (maximalt 880 000 bps).

Avbrottssignalen från 8274:an matas till CPU:n via bygelfält S6.

3.6.1 8274 kanal A

8274, kanal A

Signal	In/ut	Stift nr	Anslutningsdon J2 (V24)
A-Txd	u	37	J2-2 - anm 2
A-Rxd	i	34	J2-3 - anm 1
A-RTS	u	38	J2-4 - anm 2
A-CTS	i	39	J2-5 - anm 1
A-DCD	i	3	J2-8 - anm 1
A-DTR	u	31	J2-9 - anm 2
A-Rxc	i	35	Bygelfält S10
			J2-11 - anm 1
A-Txc	i	36	Bygelfält S11
			J2-13 -anm 1
			J2-6 kopplad till 8255,
			PB 3 - anm 1.
			Se vidare avsnitt 3.8.4.

S12: 1-2
S13: 1-2

Mottagnings- och sändningsklocka - Rxc respektive Txc - kan väljas på följande sätt:

S10: 1-2 Rxc från DCE, t ex modem (J2-11)
2-3 Rxc från Tmr 5

S11: 1-2 Txc från DCE (J2-13)
3-4 -
5-6 Txc från Tmr 5

3.6.2 8274 kanal B

8274, kanal B			Kopplad till ...		
Signal	In/ut	Stift nr	Anslutningsdon J4 - V24/V28 (RS232-C)	Anslutningsdon J4 - X24/X27(V11)(DATEX)	
B-Txd	u	8	J4-2 - anm 2	J4-2,9	T - anm 3
B-Rxd	i	9	J4-3 - anm 1	J4-4,11	R - anm 4
B-RTS	u	10	J4-4 - anm 2	J4-3,10	C - anm 3
B-CTS	i	6	J4-5 - anm 1	J4-5,12	I - anm 4
B-DCD	i	5	J4-7 - anm 1	-	
B-DTR	u	26	J4-9 - anm 2	-	
B-Rxc	i	4	S3 (J2-11 - anm 1)	J4-6,13	S - anm 4
B-Txc	i	7	S9 (J2-13 - anm 1)	J4-6,13	S - anm 4
			J4-6 kopplad till 8255, PB 4 - anm 1. Se vidare avsnitt 3.8.4.		

Anm 1: Via linjemottagare 1489. Anm 2: Via linjedrivare 1488.
Anm 3: Via linjedrivare 3487. Anm 4: Via linjemottagare 3486.

Omkoppling mellan V24 och DATEX kan inte ske genom ombygling, utan man måste byta kretsarna för respektive drivsteg. Observera att kretsarna inte är pin-kompatibla. Endast ett driv-/mottagningspar kan vara monterade åt gången.

Följande åtgärder och byglingar måste göras:

Om V24 ska användas:

1489 och 1488 monteras i IC103 respektive IC104.

IC63 och IC64 får inte vara monterade.

S3: 1-2 Rxc från DCE (J4-11) eller
3-4 Rxc från Tmr3 eller
5-6 Rxc från Tmr4

S9: 1-2 Txc från DCE (J4-11) eller
3-4 Txc från DCE (J4-13) eller
5-6 Txc från Tmr3

Om DATEX ska användas: (Detta snitt används även för att ansluta datorn till ett nätverk.)

3486 och 3487 monteras i IC63 respektive IC64.

IC103 och IC104 får inte vara monterade.

S3: 1-2 Signal Timing från nätet

S9: 1-2 Signal Timing från nätet

S15:1-2 Signal Timing till nätet
OBS! Endast för centraldatorn.

eller

S15:2-3 Signal Timing från nätet
OBS! Endast för arbetsstationerna i nätverket.

3.6.3 Adressering, allmänt

8274:an adresseras på följande sätt:

A1	A0	RD/	WR/	CS/	Operation
0	0	0	1	0	Läs data, kanal A
0	0	1	0	0	Skriv data, kanal A
0	1	0	1	0	Läs data, kanal B
0	1	1	0	0	Skriv data, kanal B
1	0	0	1	0	Läs statusinformation, kanal A
1	0	1	0	0	Skriv kommando, kanal A
1	1	0	1	0	Läs statusinformation, kanal B
1	1	1	0	0	Skriv kommando, kanal B

Det finns 21 interna register i 8274:an. Dessa används för att lagra kommandon, parametrar och statusinformation. Registren nås via kommandoportarna (en för varje kanal).

	Kanal A	Kanal B
Register för skrivning	WR0-7	WR0-7
Register för läsning	RR0-1	RR0-2

Vid den första skrivoperationen lagras data i WR0. De tre minst signifikanta bitarna på databussen - D0-D2 - används för att selektera ett kommandoregister. Nästa läs- eller skrivoperation kommer att utföras på det selekterade registret.

D2	D1	D0	Register Skrivoperation	Läsoperation
0	0	0	WR0	RR0
0	0	1	WR1	RR1
0	1	0	WR2	RR2
0	1	1	WR3	-
1	0	0	WR4	-
1	0	1	WR5	-
1	1	0	WR6	-
1	1	1	WR7	-

3.7 Realtidsklocka 58174

Kalendern hanterar realtid från en tiondels sekund upp till år. 58174 är uppbackad med ett 3 V lithiumbatteri och drar i viloläge cirka 10 uA. 58174 använder klockpulsen 32.768 Hz.

Vid läsning/skrivning används de fyra minst signifikanta bitarna (D0-D3) på databussen.

Följande adresser används för läsning och skrivning:

Adress hex	L(äsning) S(krivning)	Funktion	Område
102	L	Tiondels sekunder	0-9
104	L	Ental sekunder	0-9
106	L	Tiotal sekunder	0-5
108	L/S	Ental minuter	0-9
10A	L/S	Tiotal minuter	0-5
10C	L/S	Ental timmar	0-9
10E	L/S	Tiotal timmar	0-2
110	L/S	Ental dagar	0-9
112	L/S	Tiotal dagar	0-3
114	L/S	Veckodag	1-7
116	L/S	Ental månader	0-9
118	L/S	Tiotal månader	0-1
11A	S	Årtal	Se nedan
11C	S	Start/stopp	Se nedan

Årsregistret är ett 4-bitars skiftregister, som skiftas den 31 december varje år. Registret sätts enligt följande:

År	Data	Exempel
Skottår	8	1984
Skottår + 1	4	1985
Skottår + 2	2	1986
Skottår + 3	1	1983

Kalendern startas och stoppas på följande sätt:

Databit D0 = "1": Kalendern startas.

Databit D0 = "0": Kalendern stoppas.

3.8 Parallellport 8255

3.8.1 Allmänt

8255:an har 24 in-/utgångar. De flesta är knutna till speciella I/O-funktioner, som styrs av operativsystemet (BIOS). Några portar är dock programmerbara. 8255 handhar kommunikationen över följande gränssnitt:

- o Styr- och mätkontakt - J5.
- o Bandspelarkontakt - J6.
- o Centronics-gränssnitt - J7. Denna kan bl a användas för anslutning av skrivare och plotter.

Port nr	In/ut	Stift nr	Programmerbar	Funktion (kopplad till ...)	
PA 0	u	4		Anslutningsdon J7-2 (D0)	
PA 1	u	3		J7-3 (D1)	
PA 2	u	2		J7-4 (D2)	
PA 3	u	1		J7-5 (D3)	
PA 4	u	40		J7-6 (D4)	
PA 5	u	39		J7-7 (D5)	
PA 6	u	38		J7-8 (D6)	
PA 7	u	37		J7-9 (D7)	
PB 0	i	18	Ja	Anslutningsdon J5-4	
PB 1	i	19	Ja	J5-5	
PB 2	i	20		J6-3	*)
PB 3	i	21		Bygel S8-4 eller DSR (J2-6)	*)
PB 4	i	22		S8-3 eller DSR (J4-6)	*)
PB 5	i	23		J7-11 (BUSY)	
PB 6	i	24		J7-13 (SELECT)	
PB 7	i	25		Tmr0 (se avsnitt 3.5 och figur 3.4)	
PC 0	u	14	Ja	J5-1	
PC 1	u	15	Ja	J5-2	
PC 2	u	16		SELECT	*)
PC 3	u	17		Tri-state DATEX-utgång (låg)	
PC 4	u	13		Virpost V2-5. Motor flexskiveenhet till/från.	
PC 5	u	12		J7-1 (STROBE)	
PC 6	u	11		V2-4. Flexskiveenhet, soft-reset	
PC 7	u	10		V2-3. Flexskiveenhet, terminal count.	

*) SELECT: "1" - Tidmätning, se avsnitt 3.8.3.
- DSR från J2-6 och J4-6 kopplad till PB3 respektive PB4, se avsnitt 3.8.4.

"0" - Läs bandspelare, se avsnitt 3.8.2.
- S8-4 och S8-3 (testkonfiguration) kopplade till PB3 respektive PB4.

Anslutningsdon J2 = V24
J4 = V24 eller DATEX eller nätverk
J5 = Styr och mät
J6 = Bandspelare
J7 = Parallellport (Centronics-gränssnitt)

Bygelfält S8 = Bygling för teständamål.

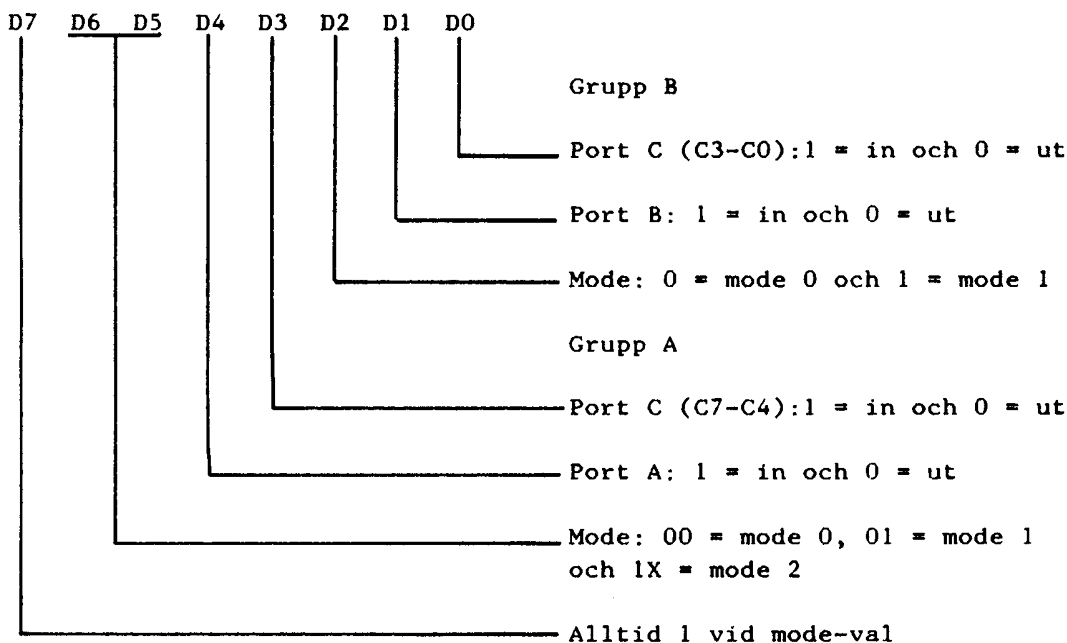
Virpost V2 = Speciella funktioner för 8255.

8255:an innehåller tre 8-bits portar - A, B och C. Portarna adresseras på följande sätt:

A1	A0	RD/	WR/	CS/	Operation
0	0	0	1	0	Läsning port A
0	1	0	1	0	Läsning port B
1	0	0	1	0	Läsning port C
0	0	1	0	0	Skrivning port A
0	1	1	0	0	Skrivning port B
1	0	1	0	0	Skrivning port C
1	1	1	0	0	Skrivning kommandoregister (control word register)

Portarna kan konfigureras på en rad olika sätt. Port C kan exempelvis delas upp i två 4-bits portar. Konfigurationen bestäms av innehållet i kommandoregistret (control word register).

Control word register



Mode 0: Två 8-bits portar (A och B) och två 4-bits portar (C).
Mode 1: Två 12-bits grupper (grupp A och B grupp). Varje grupp innehåller en 8-bits port och en 4-bits port. Den senare används för styrinformation.
Mode 2: En 8-bits dubbelriktad port och en 5-bits port. Den senare används för styrinformation.

3.8.2 Bandspelarstyrning

Bandspelaren styrs via anslutningsdonet J6, se avsnitt 3.12.7.

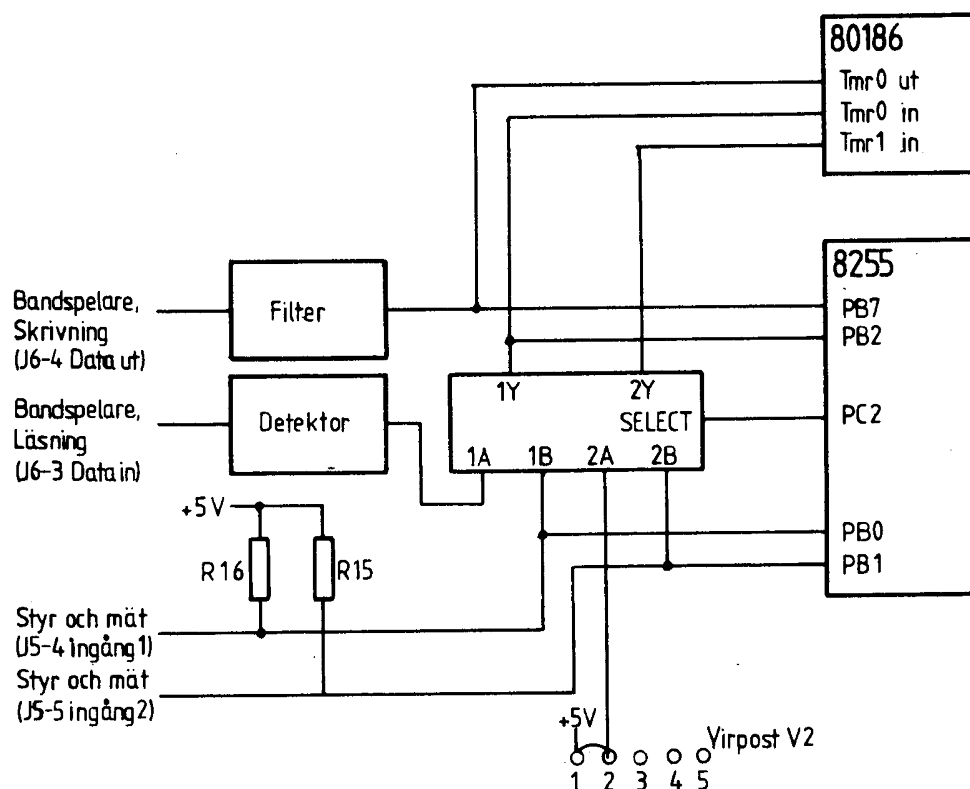
SELECT-signalen från port PC 2 på 8255, som används för att välja bandspelare eller tidmätningsfunktion, ska vara "0" för att selektera bandspelaren.

Bandspelarmotorn styrs från I/O-adress 300 (hex). När man skriver en "1" till porten, startar motorn och när man skriver en "0" stannar motorn. Spänningen, som krävs för att driva motorn, måste genereras av bandspelaren. Spänningen matas in på J6-5. På CPU-kortet finns ett relä, som vid start av motorn kortsluter J6-5 med J6-1.

Vid skrivning programmeras TmrO att alternera mellan två frekvenser - 1200 och 2400 Hz. En "0" representeras av fyra 1200 Hz-pulser och en "1" representeras av åtta 2400 Hz-pulser. Detta ger en överföringshastighet på 300 Baud. Utgången från TmrO kopplas vidare till J6-4 via ett lågpassfilter. Även port PB 7 på 8255 är kopplad till utgången från TmrO, se figur 3.4.

Vid läsning matas signalen från J6-3 - efter pulsdetektering - till styringången på TmrO. TmrO används i detta fall som tidtagare för sampling av insignalen. Även port PB 2 på 8255 är kopplad till den detekterade lässignalen, se figur 3.4.

Läsning: SELECT-signalen från port PC 2 på 8255:an ska vara "0".
Skrivning: SELECT-signalen från port PC 2 på 8255:an ska vara "1".



Figur 3.4 Bandspelarstyrning och tidmätning

3.8.3 Tidmätning

Principen för tidmätning framgår av figur 3.4 ovan. Man använder anslutningsdonet J5 (avsnitt 3.12.6) för att starta och stoppa Tmr0 respektive Tmr1.

För att kunna använda ingång 1 och ingång 2 för tidmätning, krävs att datorn kopplas om till denna mode. Tidmätningsfunktionen väljs genom att SELECT-signalen - från port PC 2 på 8255 - går hög ("1"). När denna mode har valts har man två oberoende tidmätningsfunktioner, med en upplösning bättre än 10 us. Tidmätning sker fullständigt asynkront. Man kan utnyttja funktionen för att exempelvis mäta

- o pulsbredd
- o fördröjning (generering av fördröjning med upplösning 100 us)
- o frekvens (tid mellan två pulser)
- o multipla på varandra följande pulser.

Observera att ingång 1 och ingång 2 kan programmeras för olika tidmätningsfunktioner enligt ovan och fortfarande fungera fullständigt asynkront.

Via J5-4 och J5-5 kan man styra Tmr0 respektive Tmr1 enligt anvisningarna i 80186-manualen, se litteraturförteckningen.

Tmr0 och Tmr1 består av 16-bitars register. De kan maximalt räknas upp var 4:e CPU-cykel, dvs 2 MHz vid 8 MHz klocka. Detta kan ske oavsett om det är interna eller externa händelser som räknas.

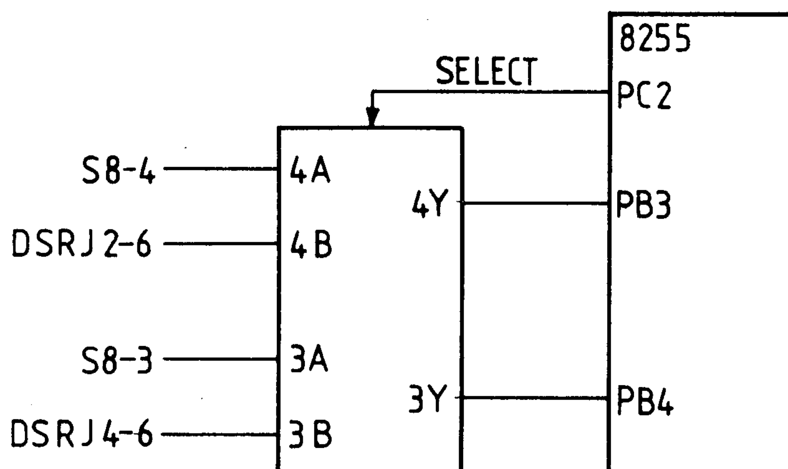
Tmr0 och Tmr1 kan fås att arbeta fullständigt asynkront samt utföra olika tidmätningsfunktioner.

3.8.4 Övriga SELECT-funktioner

Det finns ytterligare två ingångar på 8255 som har dubbel funktion: PB 3 och PB 4. Funktionen styrs med SELECT-signalen (port PC 2) på följande sätt:

8255	SELECT = "0"	SELECT = "1"
PB 3	S8-4 (Test)	DSR (J2-6)
PB 4	S8-3 (Test)	DSR (J4-6)

Figur 3.5 på nästa sida visas den principiella kopplingen.

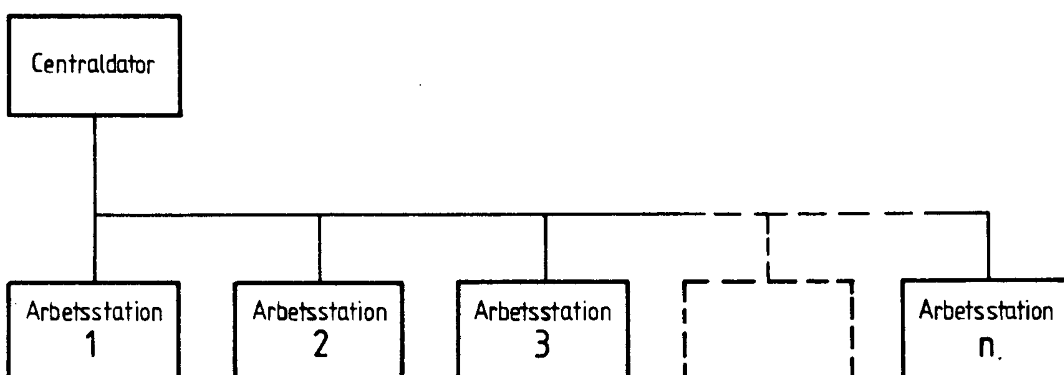


Figur 3.5 Test eller DSR

3.9 Nätverk

För nätverksuppkoppling måste bygling göras på rätt sätt, se figur 3.7 nedan. Observera att bygeln S15 är olika i centraldatorn jämfört med i arbetsstationen. Kontakten J4 ska konfigureras som vid DATEX. Stiftdispositionen i J4 finns beskriven i avsnitt 3.12.5.

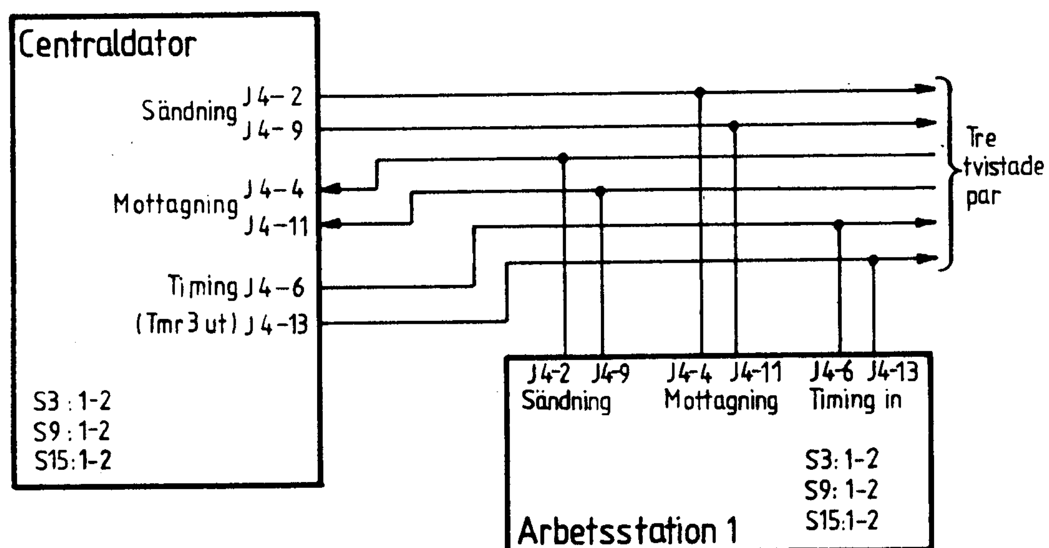
Principen för nätverksuppkopplingen framgår av figur 3.6.



Figur 3.6 Nätverk - princip

Det får finnas endast en centraldator i nätet. Till denna ansluts en hårdskiveenhet och skrivare. Det är centraldatorn som förser övriga datorer i nätet med taktgivningssignaler (Signal Timing). Arbetsstationerna synkroniseras alltså av centraldatorn.

Uppkopplingen och byglingen framgår av figur 3.7 på nästa sida.



Figur 3.7 Nätverk - anslutning och byglingar

3.10 Split Speed på J2 och J4

3.10.1 Datorn konfigurerad som arbetsstation i ett nätverk

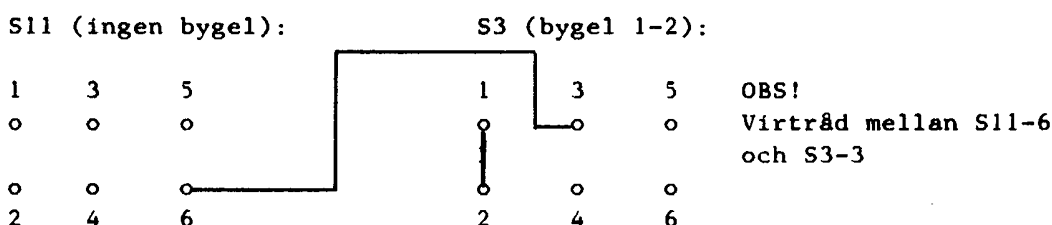
Hur byglarna ska vara satta när datorn ska ingå som en arbetsstation i ett nätverk, framgår av figur 3.7 ovan.

J4 används för att ansluta datorn i nätet.

Om arbetsstationen är inloggad i nätet, kan J2 inte användas.

Om arbetsstationen inte är inloggad i nätet, kan J2 användas för exempelvis anslutning av modem (V24). Tmr5 kan utnyttjas för att generera sändnings (Txc) och mottagningsklocka (Rxc) vid asynkron överföring. Om synkront modem används, sker taktgivning från modemet och man kan då köra split speed. Kanal A på 8274:an styr J2.

Om man vill köra split speed vid asynkron överföring ska man använda Tmr4 och Tmr5 för att styra sändnings- respektive mottagningsklockan. I detta fall ska man bygla och vira på följande sätt:



OBS! Bygelfält S10 ska ha en bygel i position 2-3.

3.10.2 Fristående dator

Datorn är i detta fall en fristående maskin, dvs inte centraldator eller arbetsstation i ett nät. För konfigurering - se avsnitt 3.6.2.

J4 (8274, kanal B) kan i detta fall konfigureras på olika sätt:

Klockning	Alternativa klockor	Bygling
Sändningsklocka	Tmr3	S9: 5-6
	Txc från J4	S9: 3-4
	Rxc från J4	S9: 1-2
Mottagningsklocka	Tmr3	S3: 3-4
	Tmr4	S3: 5-6
	Rxc från J4	S3: 1-2

För J2 (8274, kanal A) gäller samma som när datorn är konfigurerad som arbetsstation i ett nät, men inte inloggad i nätet (se ovan). Obeservera dock att virning på S3 inte bör användas, eftersom det kan uppstå konflikt med J4.

3.11 Bygelfält och virposter

3.11.1 Allmänt

För att i olika situationer kunna utnyttja datorns möjligheter kan man omfördela de interna resurserna och anpassa datorn mot omvärlden genom byglingar. Man kan t ex styra DMA-kanalerna till olika yttre enheter och ställa om timers för modemanslutning. Genom att byglingsmöjligheterna finns, ökar datorns flexibilitet.

Men byglingarna är också till för att man ska kunna anpassa datorn mot framtida uppgraderingar.

3.11.2 Bygelfält

Bygelfälten betecknas med Sx (x = 1-15). Bygelfältens placering på CPU-kortet framgår av komponentplaceringsritningen - Bilaga 2.

Nedan följer först en sammanfattning av alla bygelfälten. Därefter följer en detaljerad beskrivning av varje fält. Byglarna i beskrivningen nedan anger byglingen vid leverans.

Bygelfält	Funktion
S1	Val av ROM-typ: 27128 eller 27256. Se även S7.
S2	ROM- eller RAM-kretsar (byte wide) i socklarna IC36 och IC40.
S3	J4 mottagningsklocka (V24/DATEX).
S4	J8 (iSBX0) databredd - 16- eller 8-bitar.
S5	J9 (iSBX1) databredd - 16- eller 8-bitar.
S6	Avbrott.
S7	Val av ROM-typ: 27128 eller 27256. Se även S1.
S8	Bygling för teständamål.
S9	J4 sändningsklocka (V24/DATEX).
S10	J2 mottagningsklocka (V24).
S11	J2 sändningsklocka (V24).
S12	Sändningsdata från 8274, kanal A (J2 - V24).
S13	Mottagningsdata från 8274, kanal A (J2 - V24).
S14	Används tillsammans med S10 och S11.
S15	Taktgivning i nätverk.

```
S1     1       2       3   Val av ROM-typ. Se även S7.
       o-------o       o   Standardvärde: 1-2, dvs 27128.

         27128   27256


S2     1       2       3   ROM eller RAM i socklarna IC36 och
       o-------o       o   IC40.
          ROM     RAM      Standardvärde: 1-2, dvs ROM.
```

```
S3    1    3    5
      o    o    o
           I
      o    o    o
      2    4    6
```

Bygel	V24	DATEX
1-2	Rxc från DCE	S
3-4	Rxc från Tmr3	-
5-6	Rxc från Tmr4	-

Standardvärde: 3-4, dvs Rxc från Tmr3.

```
S4    1        2        3
      o        o--------o
      8 bitar  16 bitar
```

Databredd expansionskontakt iSBX0 (J8).

1-2 Två 8-bits portar nås om 8-bitars utbyggnadskort används, som är det vanligaste. Basadresserna är 340 respektive 350 (hex). Se även avsnitt 3.4.

2-3 När man använder 16-bitars utbyggnadskort, adresseras J8 med basadressen 340 (hex). Man kan i detta fall nå hela databredden, dvs 16 bitar, i en enda access. Man kan även nå två 8-bitars I/O genom att använda basadresserna 340 respektive 341 (hex).

Standardvärde: 2-3, dvs 16-bitars data.

```
S5    1        2        3
      o        o--------o
      8 bitar  16 bitar
```

Databredd expansionskontakt iSBX1 (J9).

1-2 Två 8-bits portar nås om man använder 8-bitars utbyggnadskort, som är det vanligaste. Basadresserna är 360 respektive 370 (hex). Se även avsnitt 3.4.

2-3 När man använder 16-bitars utbyggnadskort, adresseras J9 med basadressen 360 (hex). Man når i detta fall hela databredden, dvs 16 bitar, i en enda access. Men man kan även nå två 8-bitars I/O genom att använda basadressen 360 respektive 361 (hex).

Standardvärde: 2-3, dvs 16-bitars data.

S6 Avbrott.

```
                       Till     Från

INT 8274           1 o--------o2        o 3  INT 3 80186
TxRDY 8251         4 o        o5--------o 6  INT 1 80186
INT tangentbord    7 o        o8--------o 9  NMI   80186
DELAY 80150        10o--------o11       o12  IR7   80150
INT0 iSBX1 (J9)    13o        o14-------o15  IR6   80150
INT1 iSBX1 (J9)    16o        o17-------o18  IR5   80150
ACK J7             19o--------o20       o21  IR4   80150
SYSTICK 80150      22o        o23-------o24  IR3   80150
RxRDY 8251         25o--------o26       o27  IR2   80150
INT0 iSBX0 (J8)    28o        o29-------o30  IR1   80150
INT1 iSBX0 (J8)    31o--------o32       o33  IR0   80150
```

Ytterligare kombinationer kan erhållas genom att man använder stiften i bygelfältet som virstift.

Stiftraden till höger (nr 3, 6, 9, ... 33) är ansluten till jord (0 V).

Standardbyglingar: Se figuren ovan.

S7

```
1        2        3
o--------o        o
  27128    27256
```

Val av ROM-typ. Se även S1.
Standardvärde: 1-2, dvs 27128.

S8

```
1        3        5
o        o--------o  PB 4

o        o--------o  PB 3
2        4        6
Till (1) Från (0)
```

8255 - ingångarna PB 3 och PB 4.

PB 4	PB 3	Funktion
0	0	Normal
0	1	Remote-test
1	0	Stand alone-test
1	1	Reserverad

Ingångarna byglas till +5 V (1) eller jord (0). Vid behov kan stift 3 och 4 användas som virstift.

Standardvärde: 3-5 och 4-6, dvs normal funktion.

```
S9      1    3    5
        o    o    o
        I
        o    o    o
        2    4    6
```

8274, kanal B (V24/X24-DATEX - J4) - sändningsklocka.

Bygel	V24/X24	DATEX
1-2	Txc från DCE-Rxc (J4-11)	S
3-4	Txc från DCE-Txc (J4-13)	-
5-6	Txc från Tmr3	-

Beroende på om V24- eller DATEX-drivning används (se avsnitt 3.6.2) får bygelfältet olika funktion.

Standardvärde: 1-2 (nätverk).

```
S10     1    2         3
        o    o---------o
```

8274, kanal A (V24 - J2) - mottagningsklocka. Se även S12 och S13.

Bygel	Funktion
1-2	Rxc från DCE (J2-11)
2-3	Rxc från Tmr5

Standardvärde: 2-3, dvs Rxc från DCE (J2-11).

```
S11     1    3    5
        o    o    o
                  I
        o    o    o
        2    4    6
```

8274, kanal A (V24 - J2) - sändningsklocka. Se även S12 och S13.

Bygel	Funktion
1-2	Txc från DCE (J2-13)
3-4	-
5-6	Txc från Tmr5

Standardvärde: 5-6, dvs Txc från Tmr5.

```
S12     1         2    3
        o---------o    o
          V24 J2
```

Sändningsdata från 8274, kanal A (V24 - J2). Används tillsammans med bygel S13. Se även S10 och S11.

Standardvärde: 1-2, dvs V24 (J2) är vald.

```
S13     1         2    3
        o---------o    o
          V24 J2
```

Mottagningsdata till 8274, kanal A (V24 - J2). Används tillsammans med S12.

Standardvärde: 1-2, dvs V24 (J2) är vald.

```
S14     1        2        3
        o--------o        o
```

Används tillsammans med S10 och S11.

Bygel	Funktion
1-2	Tx-klocka enligt S10
2-3	-

Standardvärde: 1-2, dvs TX-klocka enligt S10.

```
S15     1        2        3
        o        o--------o
           CD       AS
```

Taktgivning för nätverk. S15 byglas endast i centraldatorn. Endast en bygel 1-2 får finnas i nätet.

CD = Centraldator
AS = Arbetsstation

Bygel	Funktion
1-2	Tmr3 till nätet - J4
2-3	Taktgivning från nätet - J4

Standardvärde: 2-3, dvs datorn är arbetsstation.

3.11.3 Virposter

Virposterna betecknas med Vx (x=1-5). Virposternas placering på CPU-kortet framgår av komponentplaceringsritningen - Bilaga 2.

Virposterna används i huvudsak för att anpassa datorn mot iSBX-kort. Men de används också för att fördela DMA-kanalerna på ett optimalt sätt.

Nedan följer först en sammanfattning av samtliga virposter. Därefter följer en detaljerad beskrivning av varje virpost.

Virpost	Funktion
V1	DMA- och READY-signalering
V2	Speciella funktioner från 8255 m m
V3	Optioner iSBX0 m m (J8)
V4	Optioner iSBX1 m m (J9)
V5	Inverterad RESET (aktiv låg)

V1 DMA- och READY-signalering

READY 8274	2 o	o 1	RxDRQ-a / RDY-a	*)
-	4 o	o 3	TxDRQ-a / RDY-b	*)
-	6 o	o 5	RxDRQ-b	*)
RxDRQ-a + TxDRQ-a	8 o	o 7	TxDRQ-b	*)
DMA-REQ 0	10 o	o 9	DMA-REQ iSBX0	
DMA-REQ 1	12 o	o11	DMA-REQ iSBX1	
RxDRQ-b + TxDRQ-b	14 o	o13	DMA-REQ Grafik	

*) Avser 8274, kanal A och kanal B. För utförlig information om 8274, hänvisas till litteratur i litteraturförteckningen - kapitel 10.

V2 Speciella funktioner i 8255 m m

1 o +5 V
  I
2 o Styrning av Tmr1 när J5 ej används för tidmätning.

3 o Terminal count flexskiveenhet (förbunden med V3-2).

4 o RESET till flexskivenhet (inklusive mjukvarureset).

5 o Motor till/från flexskiveenhet (förbunden med V3-3).

V3 Optioner iSBX0 (J8) m m

1 o MPST (iSBX-kort anslutet till J8).

2 o Option 0 (J8-30) - förbunden med V2-3.

3 o Option 1 (J8-28) - förbunden med V2-5.

4 o Reserverad (J8-10).

5 o Reserverad (J8-24).

För olika konfigureringsalternativ - se dokumentationen för respektive iSBX-kort.

V4 Optioner iSBX1 (J9) m m

1 o MPST (iSBX-kort anslutet till J9).

2 o Option 0 (J9-30).

3 o Option 1 (J9-28).

4 o Reserverad (J9-10).

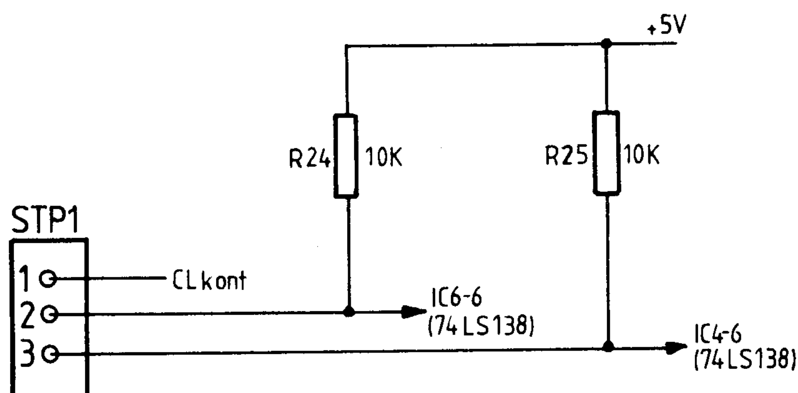
5 o Reserverad (J9-24).

För olika konfigureringsalternativ - se dokumentationen för respektive iSBX-kort.

V5 Inverterad RESET (aktiv låg - "0").

3.11.4 Mätpunkt

På CPU-kortet finns en mätpunkt - STP1 - vars enda funktion är att möjliggöra hårdvarutest.



Figur 3.8 Mätpunkt - STP1

3.12 Anslutningsdon

3.12.1 Allmänt

Det finns två grupper av anslutningsdon: externa - direkt åtkomliga för användaren - och interna - ej direkt åtkomliga för användaren. De senare är placerade på CPU-kortet.

- o Externa kontakter - J0-J7 - används för anslutning av tangentbord, skrivare etc.
- o Interna kontakter - J8-J10 - används för anslutning av I/O-kort, bl a flexskivestyrkort och grafikkort.

Anslutningsdon		Funktion	E(xtern) I(ntern)	Avsnitt
J0		Strömförsörjning	E	3.12.2
J1		Tangentbord	E	3.12.3
J2		V24/V28 - serieport	E	3.12.4
J4		V24/V28 eller X24/X27 (V11)	E	3.12.5
J5		Styr och mät	E	3.12.6
J6		Bandspelare	E	3.12.7
J7		Centronics-gränssnitt - parallellport	E	3.12.8
J8	1)	I/O-kort (iSBX0), bl a styrkort för flexskiveenhet	I	3.12.9
J9	1)	I/O-kort (iSBX1), bl a styrkort för hårdskiveenhet (av Winchester-typ)	I	3.12.9
J10	2)	Europakontakt för anslutning av grafikkort	I	3.12.10

1) J8 och J9 finns även på datorenhetens baksida. Beteckningen är där XJ8 och XJ9. XJ8 och XJ9 används för anslutning av flexskiveenhet respektive hårdskiveenhet.

2) Bildskärmen ansluts till XJ10 (8-polig DIN-kontakt) på datorenhetens baksida. (Ljuspennan ansluts till grafikkortet via YJ10 på datorenhetens framsida.)

3.12.2 J0 - strömförsörjning

Datorenheten får sin spänning från kraftaggregatet i bildskärmen.

Stift	Funktion
1	-12 V
2	+12 V
3	0 V
4	+5 V
5	Skyddsjord

3.12.3 J1 - Tangentbord

J1 är en 6-polig BELL-kontakt. Överföringen till och från tangentbordet hanteras av kretsen 8251. Data överförs seriellt.

Stift	Funktion
1	+5 V
2	Data från tangentbordet
3	DTR
4	Avbrottssignal (matas till S6-7)
5	Data till tangentbordet
6	0 V

3.12.4 J2 - V24/V28 (serieport)

J2 är en 15-polig D-sub. Porten styrs från 8274, kanal A. Drivsteg gör att man erhåller RS232-nivåer. Signalerna är desamma som i J4 (om J4 används för V24).

Stift	Namn	Funktion		CCITT	EIA
1	Fg	Frame Ground (Shield)	Skärm	101	AA
2	Txd	Transmitted data	Data ut	103	BA
3	Rxd	Recieved data	Data in	104	BB
4	RTS	Request To Send	Begäran att få sända	120	CA
5	CTS	Clear To Send	Klar att ta emot	106	CB
6	DSR	Data Set Ready	Klar att sända	107	CC
7	DCD	Data Carrier Detect	Datakontroll	109	CF
8	SG	Signal Ground	Signaljord	102	AB
9	DTR	Data Terminal Ready	Terminalen klar att ta emot	108.2	CD
10	-				
11	Rxc	Reciever Clock	Mottagarens klocka	115	DD
12	-				
13	Txc	Transmitter Clock	Sändarens klocka	114	DB
14	-				
15	-				

Se även avsnitt 3.6.1.

3.12.5 J4 - V24/V28 eller X24/X27 (V11)

J4 är en 15-polig D-sub. J4 kan användas med två helt olika elektriska gränssnitt. Dock inte samtidigt! De två gränssnitten är:

- o V24/V28 (RS232C) - Varje signal är obalanserad med gemensam nolledare.

- o X24/X27 (V11) - Signalering sker över ett balanserat par enligt differentialmetoden. Detta gränssnitt utgör grunden för bl a DATEX-kommunikation. Överföringshastigheten, som är programmerbar, är 800 eller 1000 kbit per sekund vid 200 respektive 120 meter kabel. Detta förutsätter dock korrekt kabelterminering. Detta gränssnitt används också vid anslutning i ett nätverk.

Stift	Namn	V24 Funktion	CCITT	EIA	Namn	DATEX Funktion
1	Fg	Frame Ground	101	AA	-	(Shield)
2	Txd	Transmitted data	103	BA	T (a)	Transmit
3	Rxd	Recieved data	104	BB	C (a)	Control
4	RTS	Request To Send	120	CA	R (a)	Recieve
5	CTS	Clear To Send	106	CB	I (a)	Indication
6	DSR	Data Set Ready	107	CC	S (a)	Timing
7	DCD	Data Carrier Detect	109	CF	-	
8	SG	Signal Ground	102	AB	G	Signal Ground
9	DTR	Data Terminal Ready	108.2	CD	T (b)	(Return)
10	-		-		C (b)	(Return)
11	Rxc	Reciever clock	115	DD	R (b)	(Return)
12	-		-		I (b)	(Return)
13	Txc	Transmitter clock	114	DB	S (b)	(Return)
14	-		-		-	
15	-		-		Res	Reserverad

Se även avsnitt 3.6.2.

3.12.6 J5 - Styr- och mätkontakt

J5 är en 6-polig DIN-kontakt avsedd för styr- och mätändamål. J5 är elektriskt och mekaniskt kompatibel med motsvarande kontakt på datorn ESSELTE 100. Det finns två av varandra oberoende ingångar och två av varandra oberoende utgångar. Samtliga in- och utgångar kan programmeras av användaren.

Stift	Funktion 1)	Kopplad till 8255 port	Övrigt
1	Utgång 1	PC 0	Sänker 25 mA
2	Utgång 2	PC 1	Sänker 25 mA
3	0 V		
4	Ingång 2	PB 0	Styr Tmr0
5	Ingång 1	PB 1	Styr Tmr1
6	+5 V		Max 200 mA

1) In- respektive utgång sett från datorn.

3.12.7 J6 - Bandspelarkontakt

J6 är en 5-polig DIN-kontakt. Den har en helt annan stiftdelning än J5. J6 är avsedd att användas för anslutning av bandspelare. Gränssnittet är enkelt uppbyggt för att man ska kunna ansluta ett enkelt (och långsamt) lagringsmedium. Man kan givetvis använda både bandspelare och flexskiveenhet samtidigt. Inkodningen är av Kansas City-format och överföringshastigheten är 300 Baud.

Stift	Funktion	Styrs från/kopplad till ...
1	Motor till/från	I/O-adress 300 (hex)
2	0 V	
3	Läsning (data in)	8255 port PB 2/TmrO in
4	Skrivning (data ut)	8255 port PB 7/TmrO ut
5	Spänning för motorstyrning	Bandspelaren

3.12.8 J7 - Parallellport (Centronics-snitt)

J7 är ett 25-poligt D-sub don. Den följer den vedertagna standarden som växt fram för anslutning av skrivare med parallellsnitt (Centronics-gränssnitt). Porten är buffrad på utgångssidan och styrs från 8255:an.

Stift	Signal
1	STROBE/
2	DO
3	D1
4	D2
5	D3
6	D4
7	D5
8	D6
9	D7
10	ACKNOWLEDGE/
11	BUSY
12	-
13	SELECT
14	-
15	-
16	-
17	-
18	-
19	0 V (retur)
20	0 V (retur)
21	0 V (retur)
22	0 V (retur)
23	0 V (retur)
24	0 V (retur)
25	0 V (retur)

3.12.9 J8 och J9 (iSBX0 och iSBX1)

J8 och J9 är placerade på CPU-kortet. De är tillgängliga på datorenhetens baksida (XJ8 och XJ9). XJ8 och XJ9 används för anslutning av flexskiveenhet respektive hårdskiveenhet (av Winchester-typ). Men J8 och J9 kan även användas för anslutning av andra I/O-kort (dotterkort). Implementeringen följer vedertagen "industristandard" vad gäller elektriskt och mekaniskt gränssnitt för iSBX-kort.

På marknaden finns ett flertal olika iSBX-kort som kan användas för expansion av systemet.

- o iSBX 488 GBIP - IEEE 488 (Intel).
- o iSBX 311 AD/DA-omvandlare (Intel).
- o GDX-Speech-TI - talsyntes (General Digital Corp).
- o GDX-NVRAM-256 - EEPROM (General Digital Corp).
- o BLX 350 - parallell I/O (National).
- o iSBX 331 - Fixed-Floating-Point-math (Intel).

J8 och J9 är 44-poliga och kan överföra 16-bitars data - parallellt. Men även 36-poliga iSBX-kort (med 8-bitars data) kan anslutas.

Stift	Funktion
1	+12 V
2	-12 V
3	0 V (jord)
4	+5 V
5	RESET
6	Clock
7	A2 (kopplad till adressledning A3 på CPU-kortet)
8	BOARD PRESENT/
9	A1 (kopplad till adressledning A2 på CPU-kortet)
10	Reserverad
11	A0 (kopplad till adressledning A1 på CPU-kortet)
12	INTERRUPT 1
13	WR/
14	INTERRUPT 0
15	RD/
16	WAIT/
17	0 V (jord)
18	+5 V
19	D7
20	CS 1/
21	D6
22	CS 0/
23	D5
24	Reserverad
25	D4
26	DMA-TERMINATE/
27	D3
28	OPTION 1
29	D2
30	OPTION 0
31	D1
32	DMA-ACK/
33	D0
34	DMA-REQUEST
35	0 V (jord)

Stift	Funktion
36	+5 V
37	D14
38	D15
39	D12
40	D13
41	D10
42	D11
43	D8
44	D9

3.12.10 J10 - Europakontakt (grafik)

J10 används för anslutning av grafikkortet. (Bildskärmen ansluts till uttaget märkt XJ10 på datorenhetens baksida.) Gränssnittet är anpassat till grafikprocessorn 82720. Snittet består endast av obuffrade signaler.

Funktion	Stift C	nr	A	Funktion
A0	o	1	o	AD0
A1	o	2	o	AD1
A2	o	3	o	AD2
A3	o	4	o	AD3
RESET	o	5	o	AD4
CLOCK	o	6	o	AD5
HOLD ACK	o	7	o	AD6
HOLD	o	8	o	AD7
(Interrupt) 1)	o	9	o	AD8
(Int-ack) 1)	o	10	o	AD9
PCS 3/	o	11	o	AD10
S0	o	12	o	AD11
S1	o	13	o	AD12
S2	o	14	o	AD13
(PC 0 8255) 1)	o	15	o	AD14
(LMCS/) 1)	o	16	o	AD15
(UMCS/) 1)	o	17	o	A16
READY (in)	o	18	o	A17
(+12 V) 1)	o	19	o	A18
READY/ (ut)	o	20	o	A19
(-12 V) 1)	o	21	o	BHE/
-	o	22	o	DT/R(/)
-	o	23	o	DEN/
(ALE ut) 1)	o	24	o	ALE (in)
MCS 1/	o	25	o	MCS 0/
DATA INHIBIT	o	26	o	WR/
DMA-ACK/	o	27	o	RD/
DMA-REQUEST	o	28	o	PCS6:6/
0 V	o	29	o	0 V
0 V	o	30	o	0 V
+5 V	o	31	o	+5 V
+5 V	o	32	o	+5 V

1) Ej implementerad.

4 Grafikkortet

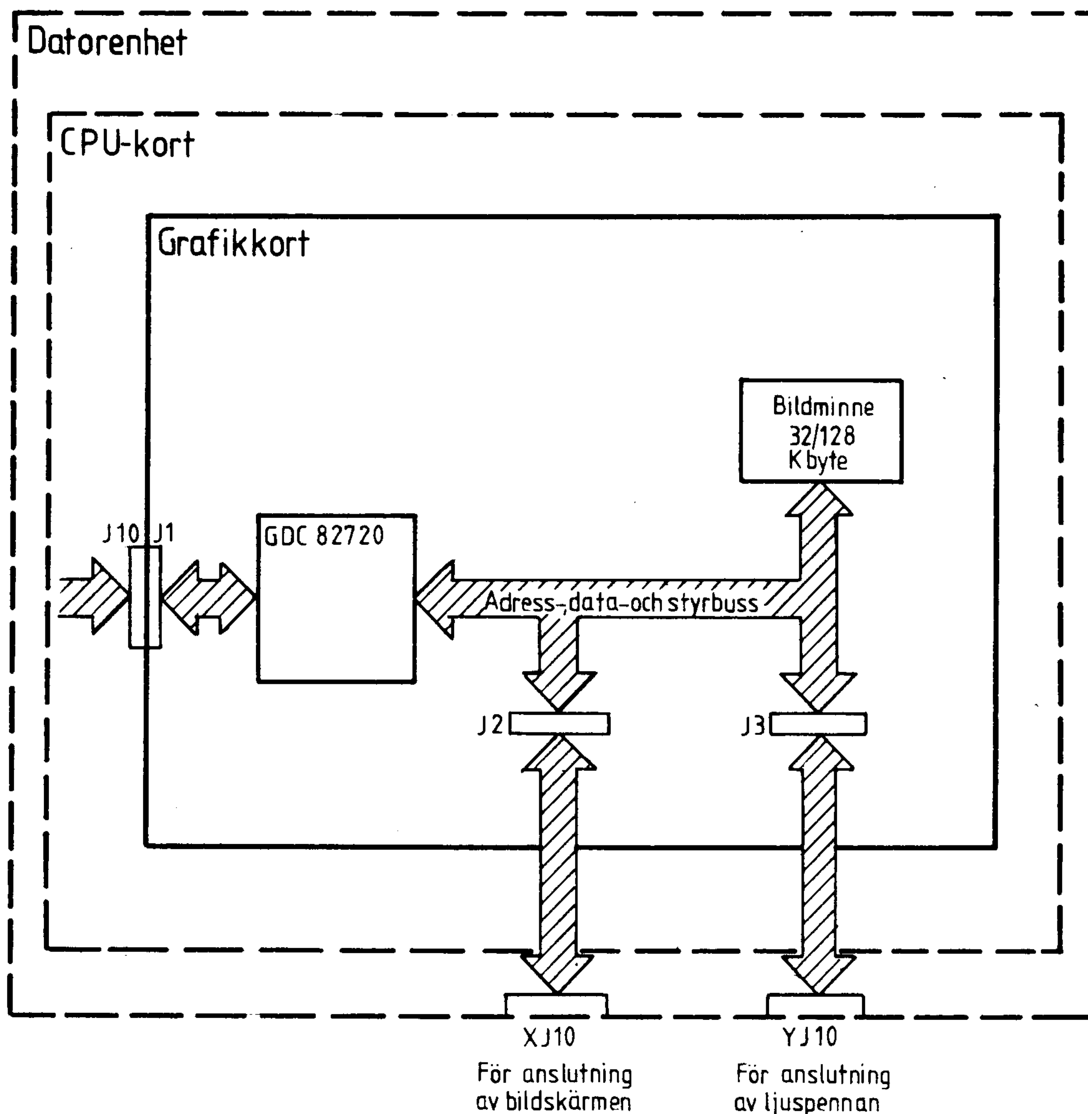
4.1 Allmänt

Det här kapitlet innehåller en blockschemabeskrivning av grafikkorten. I dagsläget finns det två olika grafikkort:

- o HRG - För monokrom bildskärm med högupplösning (640 x 400 pixel).
- o UHRG - För monokrom bildskärm med ultrahögupplösning (1280 x 800 pixel).

HRG- och UHRG-kortet är avsedda för en bildskärm med avlänkningsfrekvenserna 50 Hz (vertikalt) och 21250 Hz (horisontalt). Bildskärmen behandlas i kapitel 7.

4.2 Blockschema



Figur 4.1 Grafikkortets blockschema

Tecknen, som ska visas på bildskärmen, ligger i arbetsminnet (RAM) på CPU-kortet.

Operativsystemet (BIOS) ser till att tecken och grafik överförs från arbetsminnet till bildminnet på grafikkortet.

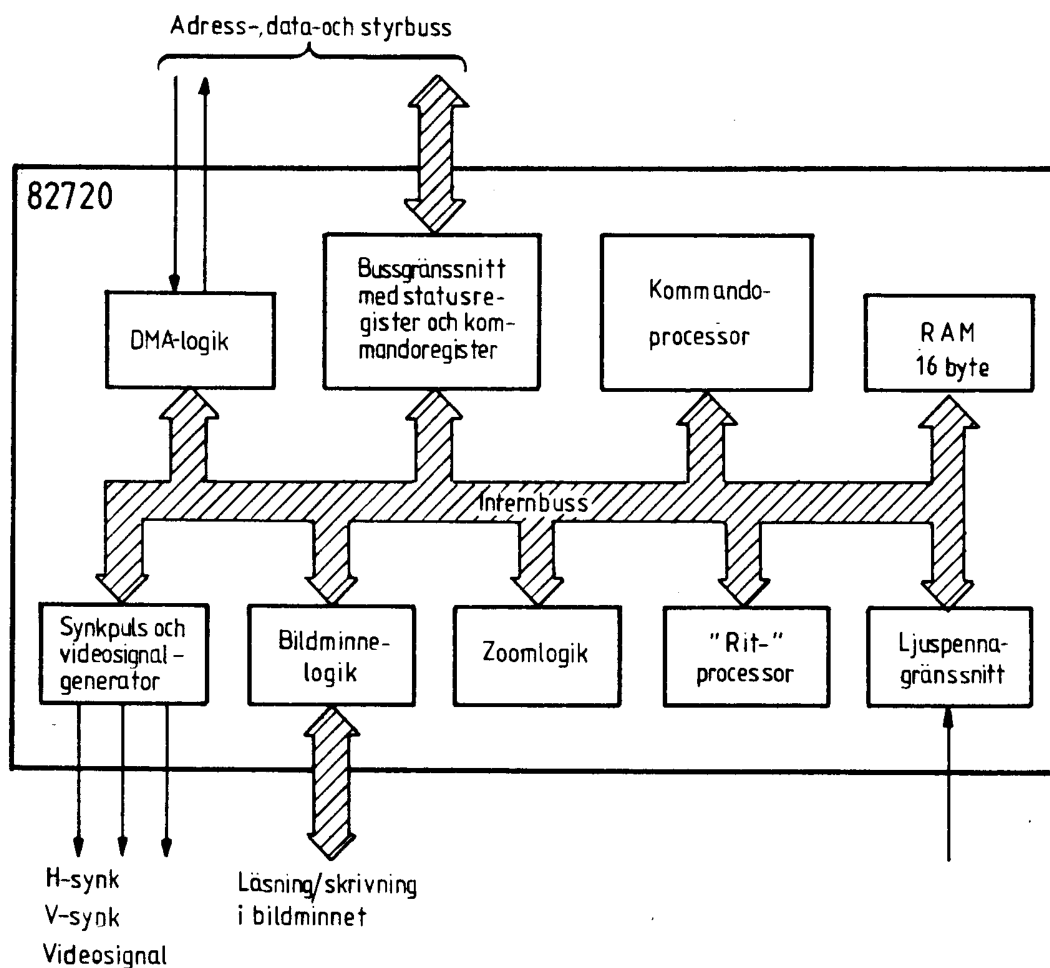
Grafikprocessorn (GDC 82720) har hand om presentationen på bildskärmen. Den klarar både högupplösnings- och ultrahögupplösningsbilder. Med hjälp av grafikprocessorn kan man skriva tecken, rita linjer, cirkelbågar och rektanglar.

Grafikprocessorn genererar för bildskärmen erforderliga signaler, dvs videosignal samt vertikal och horisontell synkpuls.

Grafikprocessorn adresserar bildminnet. Bildminnets storlek är på 32 kbyte, om det är ett HRG-kort, eller 128 kbyte, om det är ett UHRG-kort. Testprogrammet, som exekveras vid spänningstillslag och RESET, undersöker vilket kort som är anslutet. Denna information vidarebefordras till operativsystemet när testen är avslutad.

På datorenhetens framsida finns ett uttag för anslutning av ljuspenna. Med ljuspennan kan man t ex rita bilder direkt på bildskärmen.

4.3 82720 Graphic Display Controller (GDC)



Figur 4.2 Grafikprocessorns blockschema

Grafikprocessorn (Graphic Display Controller) sköter presentationen på bildskärmen helt oberoende av CPU:n på CPU-kortet. Det är dock CPU:n som initierar operationerna. Operativsystemet ser till att det som ska visas på skärmen, överförs till bildminnet på grafikkortet. Därefter tar grafikprocessorn hand om presentationen.

Varje punkt på skärmen (pixel) kan adresseras. Man arbetar således inte med grafiktecken. Text och grafik kan blandas.

När färgskärmen blir tillgänglig har man 16 färger till sitt förfogande. På den monokroma skärmen motsvaras färgerna av en gråskala.

Ett tecken byggs upp med hjälp av en matris om 8 x 16 eller 16 x 32 pixel. Detta ger 25 rader om vardera 80 tecken både i högupplösningsfallet och ultrahögupplösningsfallet. Teckenrepertoaren omfattar 256 fasta tecken. Vid behov kan egna tecken definiers. Dessa kan dock inte lagras permanent utan måste läsas in från flexskiva.

Man har också möjlighet till omvänd video (reverse video), dvs svart text på grön botten, och understrykning.

Grafikkortet är förberett för anslutning av ljuspenna. Ljuspennan ansluts till uttaget YJ10 på datorenhetens framsida.

För ytterligare information om 82720, programmering etc, hänvisas till litteraturen i litteraturförteckningen (kapitel 10).

4.4 Adressering

Grafikprocessorn kan programmeras via bussen. Följande adresser används:

Adress (hex)	Port i 82720
330	Kommandoregister
332	Dataregister

Adressbit A0 används på följande sätt:

A0	Läs-operation	Skriv-operation
0	Statusregister	Parametrar till kommandoregister
1	Kommandoregister	Kommando till kommandoregister

Ett kommando, som skickas från CPU:n till grafikprocessorn, består av en kommando-byte följt av en eller flera bytes, som innehåller parametrar. Kommandoprocessorn i grafikprocessorn tolkar kommandot och ser till att kommandot blir utfört.

Det finns ett tjugotal kommandon, som används för att styra grafikprocessorn.

4.5 Bygelfält

Det finns tre byglar på grafikkortet. Byglarna används bl a för att välja vilka källor som ska generera vertikal respektive horisontell synkpuls. Byglarna bör inte ändras.

Bygelfält	Default
ST1	1-2
ST2	2- (mittenläge)
ST3	1-2 (monterad)

4.6 Anslutningsdon

Det finns tre anslutningsdon på grafikkortet:

Anslutnings-don	Funktion
J1	För anslutning av CPU-kortet.
J2	För anslutning av bildskärmen.
J3	För anslutning av ljuspenna.

4.6.1 J1 - Europakontakt

J1 används för anslutning av CPU-kortet (via J10 på CPU-kortet). Gränssnittet, som är anpassat till grafikprocessorn 82720, består endast av obuffrade signaler.

För utförlig information om gränssnittet - se avsnitt 3.12.10.

4.6.2 J2 - Bildskärm

Vissa av signalerna i J2 är utdragna till anslutningsdonet XJ10 (8-polig DIN-kontakt) på datorenhetens baksida. XJ10 används för anslutning av bildskärmen.

Stift	Funktion	XJ10
1	Används ej	
2	V-synk	X
3	H-synk	X
4	0 V	X
5	Video	X
6-8	Används ej	

4.6.3 J3 - Ljuspenna

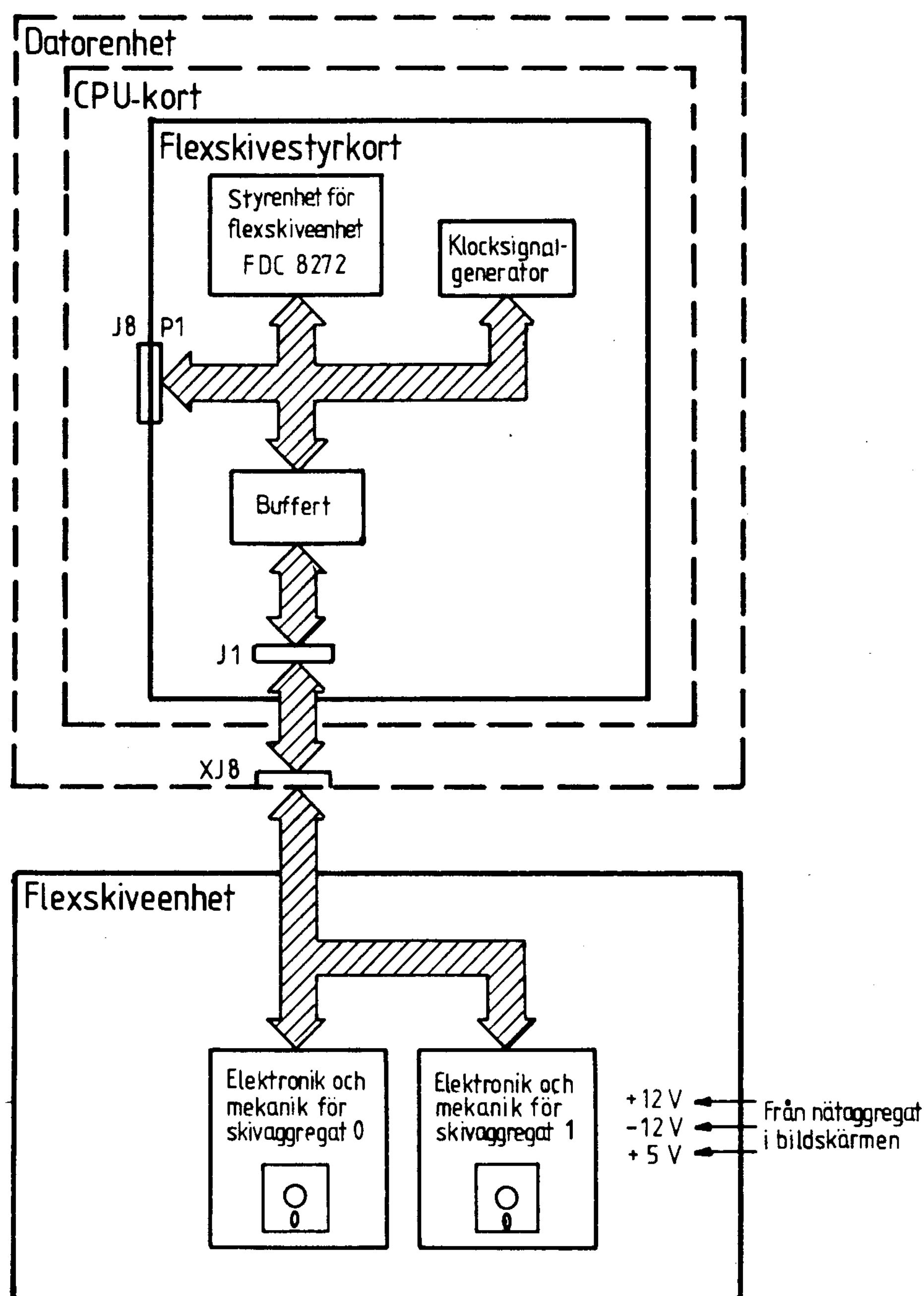
Signalerna i J3 är utdragna till anslutningsdonet YJ10 på datorenhetens framsida. YJ10 används för anslutning av ljuspennan.

Stift	Funktion
1	0 V
2	Data in
3	+5 V

5.1 Allmänt

Det här kapitlet innehåller en blockschemabeskrivning av flexskivestyrkortet och flexskiveenheten. För detaljerad information på krets- och signalnivå, hänvisas till kretsschemat i Bilaga 7.

5.2 Blockschema



Figur 5.1 Flexskivestyrkortets och flexskiveenhetens blockschema

Flexskivestyrkortet, som är placerat i datorenheten, hanterar två 5 1/4"-skivaggregat. Skivaggregaten är placerade i en separat låda - flexskiveenheten. Båda sidorna på flexskivorna används. Dubbel packningstäthet utnyttjas. En flexskiva rymmer 640 kbyte. Varje sida har 80 spår och varje spår är indelat i 16 sektorer. En logisk sektor rymmer 256 bytes. Signalsnittet är SA400. Formatet på skivorna är IBM-kompatibelt. Endast 8-bitars data överförs till och från flexskivestyrkortet.

8272:an sköter läsning och skrivning på flexskivorna samt övervakar dataöverföringen mellan datorn och flexskiveenheten. CPU:n på CPU-kortet talar om vad som ska utföras och 8272:an ser till att det blir utfört. CPU:n skickar alltså ett kommando till 8272:an och förväntar sig därefter att kunna skicka eller ta emot data.

Det finns Clock och Timing-logik på kortet, som förser 8272:an med erforderliga klocksignaler etc.

Flexskivestyrkortet är förberett för anslutning av 8" skivaggregat.

Signalerna, som matas till flexskiveenheten via J1 på flexskivestyrkortet och XJ8 på datorenhetens baksida, är buffrade.

Flexskiveenheten innehåller elektronik och mekanik för drivning och styrning av läs/skrivhuvudena och flexskivorna. +12 V och -12 V matas till flexskiveenheten från nätaggregatet i bildskärmen. Flexskivan drivs av en likströmsmotor, som roterar skivan med 300 varv per minut. Läsning och skrivning ombesörjs av ett läs-och skrivhuvud. Det finns 2x2 läs-/skrivhuvuden. Två i vardera skivaggregatet och ett huvud för vardera sidan. Läs-/skrivhuvudena flyttas med hjälp av en stegmotor. Alla signaler som behövs för att styra läsning respektive skrivning, genereras alltså av 8272:an. Signalerna utgörs bl a av läs- och skrivsignaler samt signaler för styrning av stegmotorn.

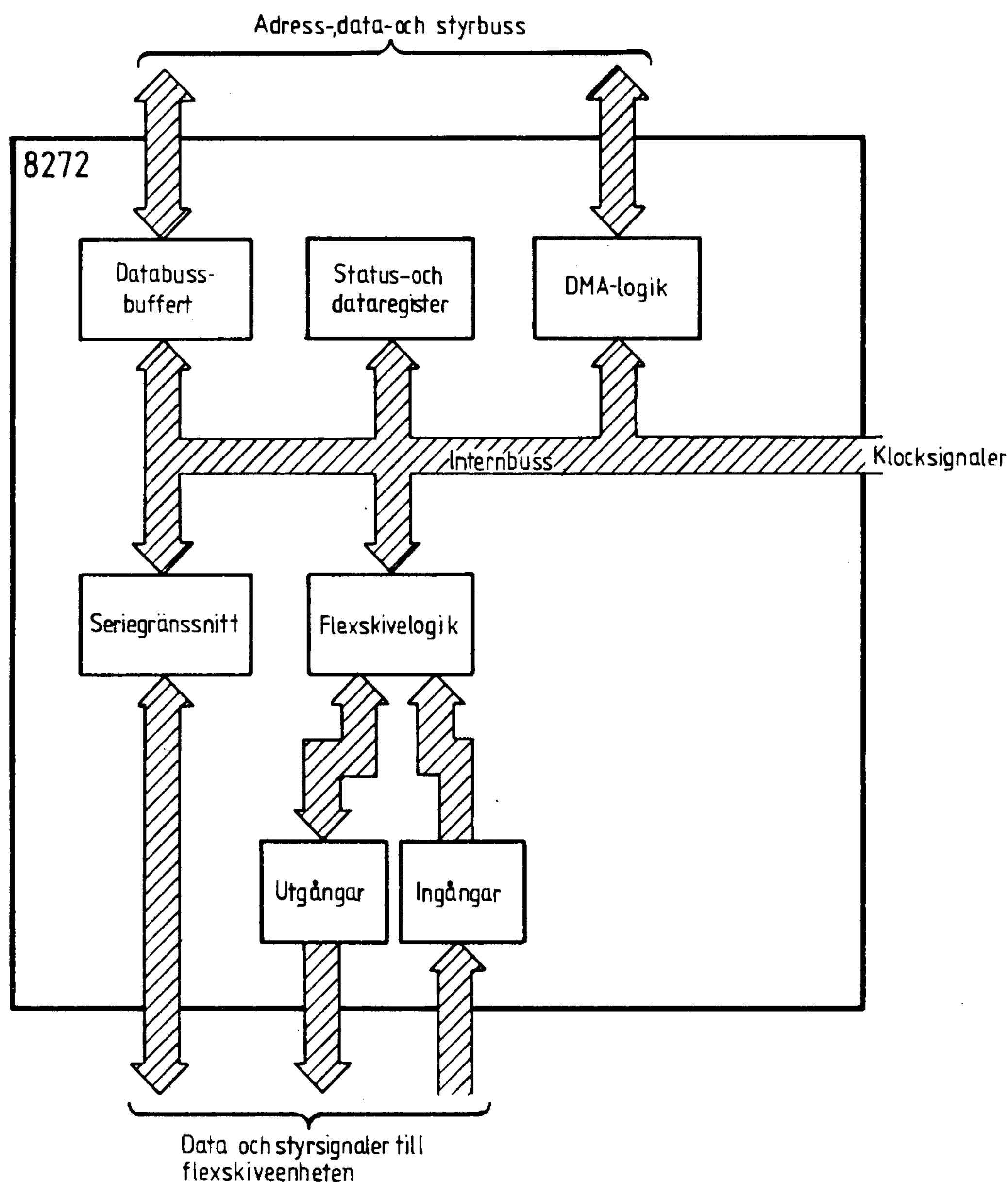
För att flytta läs-/skrivhuvudet från ett spår till ett annat åtgår cirka 4 ms. Den tid som det tar att flytta huvudet till en speciell sektor, består dels av tiden det tar att flytta huvudet till rätt spår, dels av tiden det tar innan rätt sektor befinner sig under huvudet. Om vi antar att huvudet ska flyttas 20 spår och att skivan ska rotera ett 1/2 varv blir söktiden

$$4 \times 20 + \frac{60 \times 1000}{300} \times 0,5 = 180 \text{ ms}$$

Det tar alltså 180 ms att flytta huvudet till rätt sektor. Hastigheten med vilken informationen överförs från datorn till flexskivan (eller vice versa), är 160 kbit per sekund. Att läsa eller skriva en hel sektor (256 tecken) tar alltså

$$\frac{256 \times 8}{160 \times 1024} = 12.5 \text{ ms}$$

Dessutom tar det viss tid från det att datorn initierat ett anrop för läsning eller skrivning av data, tills läs-/skrivhuvudet får startordern. Den totala tiden för att utföra en läs- eller skrivoperation brukar kallas åtkomsttid (access time). För exemplet ovan är den drygt 192 ms.



Figur 5.2 8272 blockschema

CPU:n skickar kommandon till 8272:an. Kommandona anger vilken operation som ska utföras. Därefter sköter 8272:an dataöverföringen mellan datorn och flexskivorna. Det finns ett 15-tal kommandon för att styra 8272:an. Varje kommando består av flera bytes (8-bitars data). Kommadona lagras i dataregistret i 8272:an. Dataregistret består av flera register i en stack. Men endast ett register är åtkomligt åt gången. Dataregistret används även för att lagra data, parametrar och statusinformation. Innehållet i statusregistret anger om dataregistret innehåller data från 8272:an eller CPU:n.

Under kommandofasen mottar 8272:an all information som behövs för att utföra ett kommando. Därefter följer exekveringsfasen, varvid 8272:an utför operationen. Resultatfasen, slutligen, innebär att 8272:an skickar data, status eller annan information till CPU:n när operationen är utförd.

CPU:n adresserar 8272:an. Därefter följer CHIP SELECT och kommando/-data. När exekveringsfasen är avslutad, dvs när operationen är utförd, skickar 8272:an en avbrottssignal till CPU:n. På detta sätt indikerar 8272:an att operationen är utförd och att resultatet kan hämtas (data eller status) från dataregistret. Resultatet består av flera bytes. Alla måste läsas av CPU:n innan nästa kommando kan skickas till 8272:an.

Vid varje läs/skrivoperation överförs 256 bytes (256 tecken), dvs en hel sektor.

Det ovan nämnda statusregistret kan alltid läsas av CPU:n. Det finns dock ytterligare fyra statusregister. Dessa är dock endast tillgängliga för CPU:n under resultatfasen.

Läsning och skrivning på flexskivan beskrivs även i avsnitt 2.6.

För ytterligare information om 8272, hänvisas till litteraturen i litteraturförteckningen (kapitel 10).

5.4 Adressering

Adress (hex)	8272 port
340	Statusregister
342	Dataregister

Status- och dataregistret läses/skrivs på följande sätt:

A0	RD/	WR/	Operation
0	0	1	Läs statusregister
1	0	1	Läs dataregister
1	1	0	Skriv dataregister

5.5 Bygelfält

Det finns 9 byglar på flexskivestyrkortet:

Bygel	Default
W1	A-B
W3	A-B
W4	A-B
W5	A-B
W6	A-B
W7	A-B
W8	Monteras om 8"
W9	A-C
W10	Monteras om 8"

W1 används för att välja om DMA-kanalerna ska utnyttjas vid dataöverföringen eller inte.

W3-W10 används för att ändra vissa funktioner på kortet så att kortet anpassas för 8" skivaggregat. Vid leverans är flexskivestyrkortet anpassat för 5 1/4" skivaggregat.

5.6 Anslutningsdon

Det finns två anslutningsdon på kortet:

Don	Funktion
P1	För anslutning av CPU-kortet, via J8 (iSBX-snitt) på CPU-kortet.
J1	För anslutning av flexskiveenheten (via XJ8 på datorenhetens baksida.

5.6.1 P1 - CPU-kortet

OBS! J8 på CPU-kortet är ett 44-poligt don medan P1 på flexskivestyrkortet är ett 36-poligt don. Endast databitarna D0-D7 överförs, dvs 8-bitars data.

Stift	Funktion
1	Används ej
2	Används ej
3	0 V (signaljord)
4	+5 V
5	RESET
6	Används ej
7	A2
8	BOARD PRESENT/
9	A1
10	Används ej
11	A0
12	INTERRUPT 1
13	WR/
14	Används ej
15	RD/
16	WAIT/
17	0 V (signaljord)
18	+5 V
19	D7
20	CS 1/
21	D6
22	CS 0/
23	D5
24	Används ej
25	D4
26	DMA-TERMINATE/
27	D3
28	OPTION 1
29	D2
30	OPTION 0
31	D1
32	DMA-ACK/
33	D0
34	DMA-REQUEST
35	0 V (signaljord)
36	+5 V

5.6.2 J1 - Flexskiveenhet

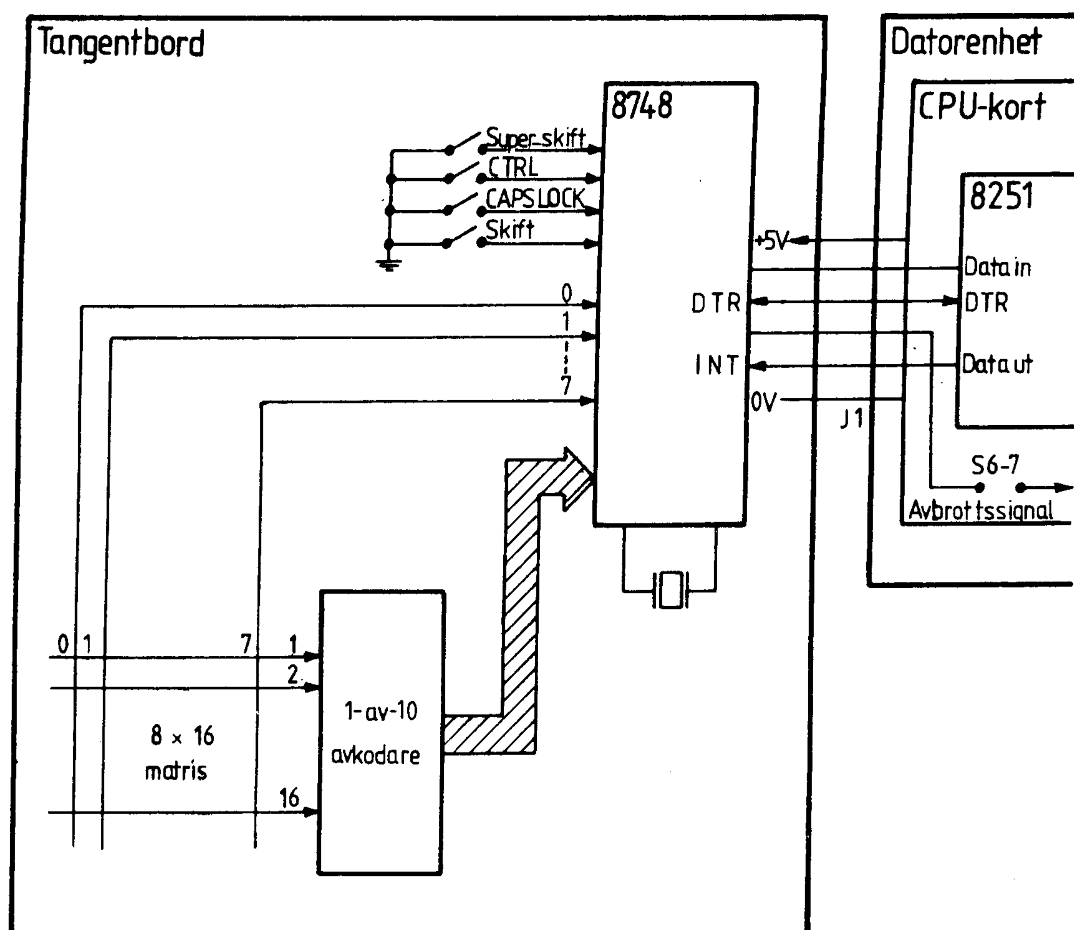
Stift	Funktion
1	0 V (signaljord)
2	HEAD LOAD
3	0 V
4	IN USE
5	0 V
6	DRIVE 3 SELECT
7	0 V
8	INDEX
9	0 V
10	DRIVE 0 SELECT
11	0 V
12	DRIVE 1 SELECT
13	0 V
14	DRIVE 2 SELECT
15	0 V
16	MOTOR ON
17	0 V
18	DIRECTION SELECT
19	0 V
20	STEP
21	0 V
22	WRITE DATA
23	0 V
24	WRITE ENABLE
25	0 V
26	TRACK 00
27	OV
28	WRITE PROTECT
29	0 V
30	READ DATA
31	0 V
32	SIDE SELECT
33	0 V
34	READY

6 Tangentbordet

6.1 Allmänt

Det här kapitlet innehåller en blockschemabeskrivning av tangentbordet.

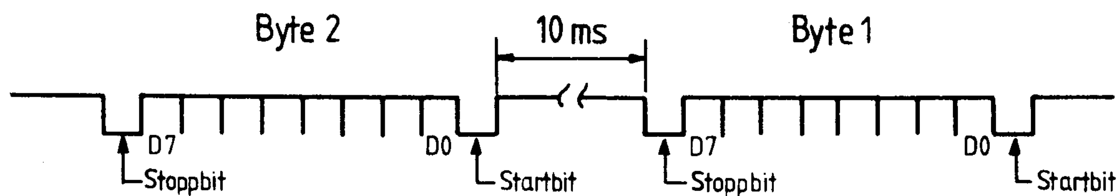
6.2 Blockschema



Figur 6.1 Tangentbordets blockschema

Kretsen 8748 är en 8-bitars mikroprocessor. Den innehåller förutom CPU:n även ett 1 kbyte EPROM och ett 64 byte RAM. 8748:an, tillsammans med 1-av-10 avkodaren, har till uppgift att söka av tangentmatrisen. När en tangent trycks ner, genererar 8748:an en speciell tangentkod. För varje tangent, som trycks ner, skickas 2 bytes till 8251:an på CPU-kortet. (Omvandlingen till ASCII-kod sker på CPU-kortet.)

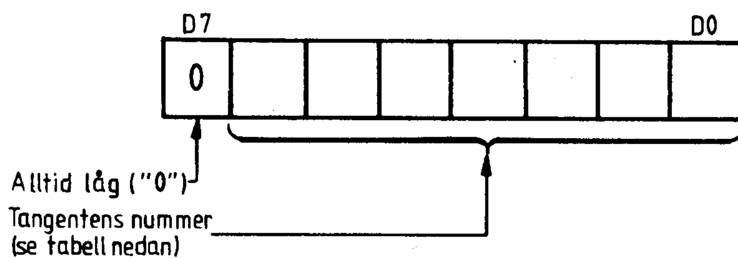
Tangentkoden överförs till 8251:an, via anslutningsdonet J1. Överföringen sker seriellt och med 9600 Baud.



Figur 6.2 Serieöverföring från tangentbordet

6.3 Tangentkoder

För varje tangent, som trycks ner på tangentbordet, skickas två bytes till 8251:an. Den första byten innehåller tangentens nummer.



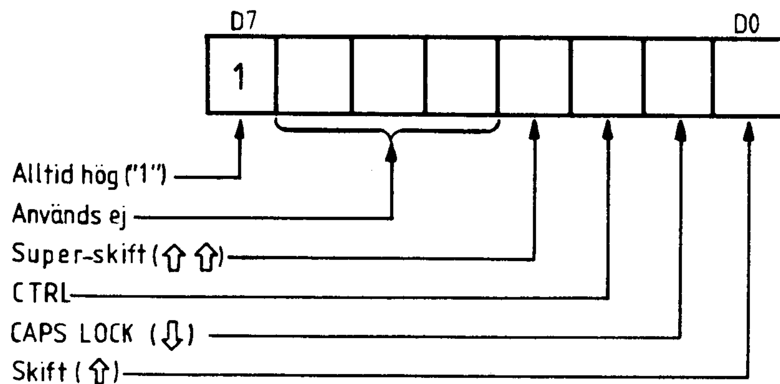
Figur 6.3 Tangentkod - byte 1

Tangenternas nummer framgår av tabellen på nästa sida.

Tangent	Kod hex
ESC	39
1/!	32
2/"	29
3/#	20
4/$	17
5/%	0E
6/&	05
7//	56
8/(	4D
9/)	44
0/=	08
+/?	57
´/`	59
⌫ (Backspace)	4E
TAB	43
q/Q	3A
w/W	31
e/E	28
r/R	1F
t/T	16
y/Y	0D
u/U	04
i/I	55
o/O	4C
p/P	4F
å/Å	58
ü/	00
↵ (CR)	07
⇩ (CAPS LOCK)	-
a/A	42
s/S	3B
d/D	30
f/F	27
g/G	1E
h/H	15
j/J	0C
k/K	03
l/L	54
ö/Ö	06
ä/Ä	50
'/*	01
⇧ (Skift)	-
</>	38
z/Z	2F
x/X	26
c/C	1D
v/V	14
b/B	0B
n/N	02
m/M	53
,/;	4A
./:	48

Tangent	Kod hex
-/	51
⇧ (Skift)	-
⇧⇧(Super-skift)	-
CTRL	-
Mellanslag	40
CTRL	-
⇧⇧(Super-skift)	-
INPASSA	0F
SÖK	18
UTPLÅNA	21
START-STOP	22
↑	34
AVBRYT	10
←	11
✥	1A
→	23
⊏←	1B
↓	2D
⊏→	04
[I]	0A
[?]	13
[/]	1C
F1	2A
F2	3C
∪∩	33
7	19
8	46
9	2B
4	2C
5	3E
6	35
1	12
2	3F
3	24
0	25
00	37
000	2E
C	45
,	3D
-	47
+	36

Den andra byten innehåller information om skift, CTRL etc.



Figur 6.4 Tangentkod - byte 2

Skift, CTRL etc indikeras av att motsvarande bit (D0-D3) är "1".

Exempel:

Om CTRL-tangenten trycks ner, skickas följande:

D7 D0
1 0 0 0 0 1 0 0

6.4 Hantering på CPU-kortet

När 8251:an har tagit emot den första byten, skickar den en avbrottssignal till CPU:n. Avbrottssignalen matas till CPU:n via bygelfält S6. CPU:n läser in tecknet - båda bytarna. I BIOS finns en drivrutin som ser till att tangentkoden omvandlas till 8-bitars ASCII-kod. Därefter läggs tecknet i tangentbordskön.

6.5 ASCII-koder

I tabellen nedan redovisas ASCII-koderna för tangenterna. ASCII-koden anges i decimal form.

Skift = ⇧

Super-skift = ⇧⇧

Tangent	Oskiftad	Skiftad	Super-skift	Skift + super-skift
ESC	27	27	155	155
1/!	49	33	177	161
2/"	50	34	178	162
3/#	51	35	179	163
4/$	52	36	180	164
5/%	53	37	181	165
6/&	54	38	182	166
7//	55	47	183	175
8/(	56	40	184	168
9/)	57	41	185	169
0/=	48	61	176	189
+/?	43	63	171	191
´/`	96	64	224	192
⌫ (Backspace)	8	8	136	136
TAB	9	9	137	137
q/Q	113	81	241	209
w/W	119	87	247	215
e/E	101	69	229	197
r/R	114	82	242	210
t/T	116	84	244	212
y/Y	121	89	217	217
u/U	117	85	245	213
i/I	105	73	233	201
o/O	111	79	239	207
p/P	112	80	240	208
å/Å	125	93	253	221
ü/	126	94	254	222
↵ (CR)	13	13	141	141
⇩ (CAPS LOCK)	-	-	-	-
a/A	97	65	225	225
s/S	115	83	243	211
d/D	100	68	228	196
f/F	102	70	230	198
g/G	103	71	231	199
h/H	104	72	232	200
j/J	106	74	234	202
k/K	107	75	235	203
l/L	108	76	236	204
ö/Ö	124	92	252	220
ä/Ä	123	91	251	219
'/*	39	42	35	170
⇧ (Skift)	-	-	-	-
</>	60	62	188	190
z/Z	122	90	250	218
x/X	120	88	248	216
c/C	99	67	227	195
v/V	118	86	246	214

Tangent	Oskiftad	Skiftad	Super-skift	Skift + super-skift
b/B	98	66	226	194
n/N	110	78	238	206
m/M	109	77	237	205
,/;	44	59	172	187
./:	46	58	174	186
-/	45	95	173	223
⇧ (Skift)	-	-	-	-
⇧⇧ (Super-skift)	-	-	-	-
CTRL	-	-	-	-
Mellanslag	32	32	160	160
CTRL	-	-	-	-
⇧⇧ (Super-skift)	-	-	-	-
INPASSA	141	141	141	141
SÖK	142	142	142	142
UTPLÅNA	143	143	143	143
START-STOP	138	138	138	138
↑	139	139	139	139
AVBRYT	140	140	140	140
←	135	135	135	135
✛	136	136	136	136
→	137	137	137	137
⊏←	132	132	132	132
↓	133	133	133	133
⊏→	134	134	134	134
[!]	129	129	129	129
[?]	130	130	130	130
[/]	131	131	131	131
F1	28	28	28	28
F2	30	30	30	30
⋃⋂	128	128	128	128
7	55	55	183	183
8	56	56	184	184
9	57	57	185	185
4	52	52	180	180
5	53	53	181	181
6	54	54	182	182
1	49	49	177	177
2	50	50	178	178
3	51	51	179	179
0	48	48	176	176
00	1	1	-	-
000	3	3	-	-
C	127	127	127	127
,	44	44	172	172
-	7	7	135	135
+	5	5	133	133

Observera! Eftersom den 8:e biten inte används, måste man dra bort 128 från värdena som står i kolumnerna längst till höger i tabellen ovan (2:a och 3:e skiften).

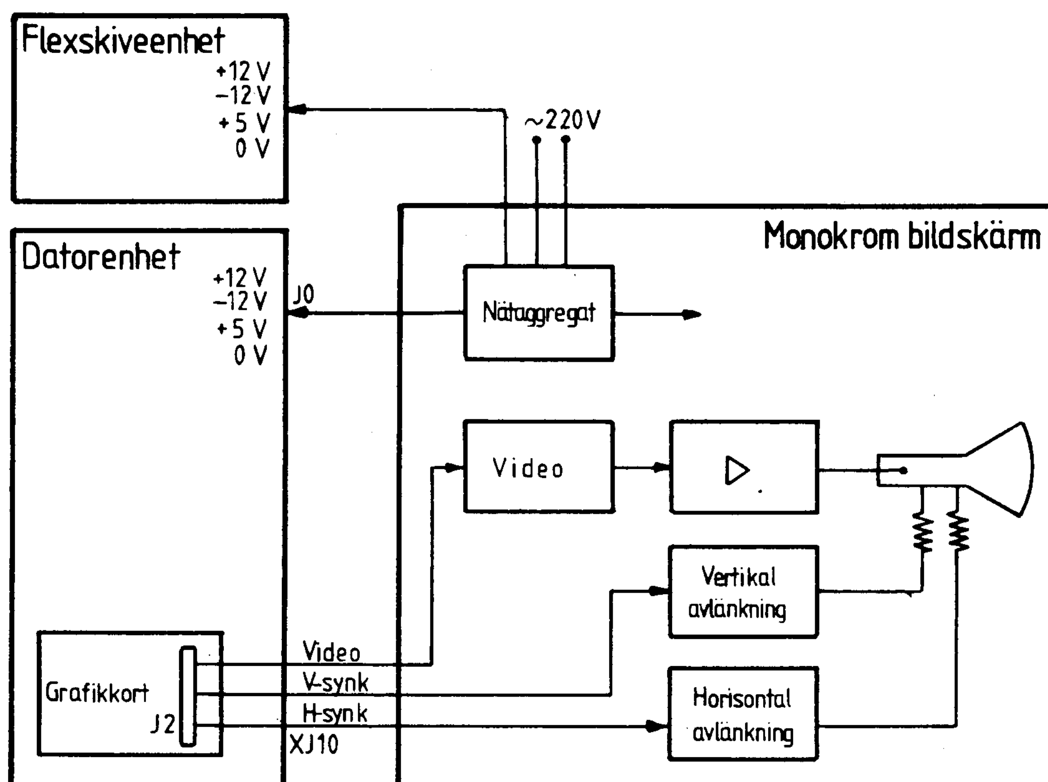
6.6 Styrtecken

ASCII dec	Förkortning	Funktion	Förklaring	CTRL + tangent
0	NUL	Null	Tidsutfyllnad	@
1	SOH	Start of heading	Rubrikbörjan	A
2	STX	Start of text	Textbörjan	B
3	ETX	End of text	Textslut Stoppar exekve- ring	C
4	EOT	End of transmission	Överföringsslut	D
5	ENQ	Enquiry	Förfrågning	E
6	ACK	Acknowledge	Kvittens	F
7	BEL	Bell	Signal	G
8	BS	Backspace	Backsteg	H
9	HT	Horizontal tabulation	Tabulering	I
10	LF	Line feed	Radmatning	J
11	VT	Vertical tabulation	Tabulering	K
12	FF	Form feed	Sidmatning	L
13	CR	Carriage return	Vagnretur	M
14	SO	Shift out	Utskiftning	N
15	SI	Shift in	Inskiftning	O
16	DLE	Data link escape	Gruppskift	P
17	DC1	Device control 1	Styrtecken 1	Q
18	DC2	2	2	R
19	DC3	3	3	S
20	DC4	4	4	T
21	NAK	Negative acknowledge	Negativ kvittens	U
22	SYN	Synchronous idle	Synk-tecken	V
23	ETB	End of transmission block	Blocköver- föringsslut	W
24	CAN	Cancel	Ignorering	X
25	EM	End of medium	Mediumslut	Y
26	SUB	Substitute character	Utbytestecken	Z
27	ESC	Escape	Skiftning	Ä
28	IS4 (FS)	Information separator File separator	Gränstecken Filmärke	Ö
29	IS3 (GS)	Group separator	Gruppmärke	Å
30	IS2 (RS)	Record separator	Postmärke	^
31	IS1 (US)	Unit separator	Elementmärke	-
127	DEL	Delete	Radering	?

7.1 Allmänt

I det här kapitlet beskrivs den monokroma bildskärmen. Denna kan användas för både ultrahögupplösningsbilder (1280 x 800 pixel) och högupplösningsbilder (640 x 400 pixel). Grafikkortet behandlas i kapitel 4.

7.2 Blockschema



Figur 7.1 Monokrom bildskärm - blockschema

7.3 Anslutningsdon

8-polig DIN-kontakt: För anslutning av grafikkortet (via XJ10 på datorenhetens baksida).

Stift	Funktion
1	No-connected
2	V-sync
3	H-sync
4	0 V (jord)
5	Video
6-8	No-connected

4-poliga kontakter (2 st): För strömförsörjning av datorenheten och flexskiveenheten.

Stift	Funktion
1	-12 V
2	+12 V
3	0 V
4	+5 V

7.4 Tekniska data

Bildrör:	Storlek	15 " Diagonalt 354 mm Horisontalt 294 mm Vertikalt 230 mm Textyta 270x173 mm
	Avlänkning	110
	Högspänning	16 kV
Matningsspänning:		220 V/50 Hz (200-240 V)
Effektförbrukning:		40 W
Insignal:		TTL-nivå
Videoförstärkare:	Bandbredd	< 40 MHz
Avlänkningsfrekvens:	Horisontalt	21250 Hz
	Vertikalt	50 Hz
Linjäritet:	Scan	< 5%
	Raster	< 1%
Ultrahögupplösning:		1280x800 pixel
	Teckenxrader	80x25
	Matris	14x30
	Teckencell	16x32
Högupplösning:		640x400 pixel
	Teckenxrader	80x25
	Matris	7x15
	Teckencell	8x16
Yttre kontroller:		Till/från, ljusstyrka

8 Testprogram (Power-On Test)

8.1 Allmänt

I det här kapitlet beskrivs det testprogram, som exekveras vid spänningstillslag och hårdvaru-RESET.

Testprogrammet, som ligger i ROM, testar CPU-kortet och alla varianter av grafikkort. Innehållet i RAM-minnet och alla interna register, utom kalendern, förstörs.

Om ett fel upptäcks, avbryts testen och ett felmeddelande visas på bildskärmen.

Testerna utförs i den ordning som de beskrivs nedan.

8.2 CPU-test

Följande testas:

- Flag-register.
- Generella register.
- Segmentregister.
- Memory and Peripheral Chip Select-logiken.

När testen är avslutad, har Chip Select-signalerna korrekta värden. En signal (BELL) avges för att indikera att CPU-testen har genomförts utan fel.

Vid fel, som är av "katastrofal" art, stannar CPU:n. I detta fall avges ingen signal.

8.3 Grafikkort-test

- Först initieras grafikprocessorn (82720) på grafikkortet med ett RESET-kommando.

- Därefter testas vilken typ av grafikkort som är anslutet. Det finns två olika grafikkort:

  HRG - monokrom högupplösning.
  UHRG - monokrom ultrahögupplösning.

  Genom att ta reda på hur mycket bildminne som finns på grafikkortet, får man reda på vilken typ av kort det är.

  HRG - 32 kbyte RAM.
  UHRG - 128 kbyte RAM.

  Ett bestämt mönster skrivs strax över 32 kbyte-arean. Därefter läses innehållet. På detta sätt får man alltså reda på hur stor arean är.

- 82720 programmeras med korrekta parametrar.

- Information om vilket kort det är, sparas för att när hela testproceduren är klar, meddelas till operativsystemet.

8.4 ROM-test

En EXCLUSIVE-OR test utförs på varje ROM. I varje ROM finns en kontrollsumma inlagd. Testen ska ge resultatet 0 (noll).

Om ett fel upptäcks i ROM-arean, visas felmeddelandet ERROR IN ROM: FAULTY IC NR XX.

ROM 1 = IC35 (hög byte), IC39 (låg byte)
ROM 2 = IC36 (hög byte), IC40 (låg byte)

8.5 RAM-test

Hela arbetsminnet testas.

- Minnesadress skrivs i minnet. Därefer verifieras innehållet.
- 5555 (hex) skrivs i minnet. Därefter verifieras innehållet.
- AAAA (hex) skrivs i minnet. Därefter verifieras innehållet.
- Om ett fel upptäcks, visas felmeddelandet ERROR IN RAM TEST IC NR XX FAILED.

  RAM 1 = IC19-26 (hög byte), IC41-48 (låg byte).
  RAM 2 = IC27-34 (hög byte), IC49-56 (låg byte).

8.6 Avslutning och parametrar

När testen är avslutad, överlämnas kontrollen till operativsystemet. Data om systemets konfiguration lagras i RAM-minnet (arbetsminnet).

Följande data lagras direkt i BIOS arbetsarea:

- Arbetsminnets (RAM) storlek: 128 eller 256 kbyte.
- Typ av grafikkort: 0 = HRG eller 1 = UHRG.

"0"	Nolla - 0 V.
"1"	Etta - 5 V.
/	T ex SELECT/. Signal som är aktiv låg ("0").
ACK	Acknowledge.
bps	Bitar per sekund (= Baud). Anger överföringshastighet.
C	Control - DATEX.
CTS	Clear To send (klar att ta emot) - V24.
DCD	Data Carrier Detect (datakontroll) - V24.
DSR	Data Set Ready (klar att sända) - V24.
DTR	Data Terminal Ready (terminalen klar att ta emot) - V24.
FG	Frame Ground (skärm).
G	Signal Ground (signaljord) - DATEX.
HRG	Grafikkort för högupplösningsbilder (640 x 400 pixel).
I	Indication - DATEX.
I/O	Input/output (In- och utgångar).
IC	Integrated Circuit (integrerad krets).
INT0-7	Interrupt-signal (avbrottssignal).
IR0-7	Interrupt Request-signal.
iSBX	Signalsnitt definierat av Intel.
J0-J10	Anslutningsdon på datorenheten, CPU-kortet, grafikkortet och flexskivestyrkortet.
P1	Anslutningsdon på flexskivestyrkortet.
PA0-7 PB0-7 PC0-7	Portar på 8255.
R	Recieve (mottagning) - DATEX.
RTS	Request To Send (begäran att få sända) - V24.
Rxc	Reciever clock (mottagarens klocka) - V24.
Rxd	Recieved data (data in) - V24.
RxRDY	Receiver Ready (t ex 8251).
S	Timing - DATEX.
S1-15	Bygelfält på CPU-kortet.
SG	Signal Ground (signaljord).
ST1-3	Bygelfält på grafikkortet.
STP1	Testpunkt på CPU-kortet.
T	Transmit (sändning) - DATEX.
Tmr0-7	Klocksignaler.
Txc	Transmitter clock (sändarens klocka) - V24.
Txd	Transmitted data (data ut) - V24.
TxRDY	Transmitter Ready. (t ex 8251).
UHRG	Grafikkort för ultrahögupplösningsbilder (1280 x 800 pixel).
V1-5	Virposter.
W1-10	Bygelfält på flexskivestyrkortet.
XJ8-10	Anslutningsdon på datorenheten.
YJ10	Anslutningsdon på datorenheten.

	Behandlar
o Intel iSBX Bus Specification. Beställningsnummer 142686-002.	iSBX-snittet
o Intel Microsystem Components Handbook. Beställningsnummer 230843-001.	8251, 8274, 8255, 8748, 8253, 8272, 80186, 80150, 80130, 82720
o Intel iAPX 186/188 User's Manual. Programmers Reference. Beställningsnummer 210911-001.	80186
o Intel Synchronous Communication with 8274. Beställningsnummer 210403.	8274
o Intel Asynchronous Communication with 8274. Beställningsnummer 210311.	8274
o Intel 82720 GDC Application Manual. Beställningsnummer 230685.	82720
o Intel iSBX 218A Flexible Diskette Controller Board, Hardware Reference Manual. Beställningsnummer 145911-001.	
o Digital Research CP/M-86 Operating System, User's Guide.	CP/M-86
o Digital Research CP/M-86 Operating System, System Guide.	CP/M-86

11. Sakregister

C

D

E

F

G

H

I

J

K

L

M

N

O

P

R

S

T

U

V

W

Å

Bilaga 1: Integrerade kretsar

Integrerade kretsar på CPU-kortet (nr 119 93/1)

Beteckning	Benämning
IC 1	CPU 80186-3, 8 MHz
IC 2-3	74LS373
IC 4	74LS138
IC 5	8286
IC 6	74LS138
IC 7	74LS373
IC 8	8286
IC 9	74LS30
IC 10	74LS00
IC 11	74LS04
IC 12	74LS32
IC 13	74LS30
IC 14	74LS74
IC 15	80130-6
IC 16	74F32
IC 17	74LS00
IC 18	8203-3
IC 19-34	4164-150
IC 37-38	74LS373
IC 41-56	4164-150
IC 57-58	74LS32
IC 59	8251A
IC 60	8253-5
IC 62	75451
IC 63	3486
IC 64	3487
IC 65	8274
IC 66	58174A
IC 67-68	74LS74
IC 69	8255A-5
IC 70-71	7407
IC 100	LM339
IC 101	LM311
IC 102-103	1489
IC 104-105	1488
IC 106	74F74
IC 107	74LS00
IC 108	74LS157
IC 109	1489

Kretsarnas placering på mönsterkortet framgår av komponentplaceringsritningen - Bilaga 2.

Integrerade kretsar på Grafikkortet HRG (nr 119 105/1)

Beteckning	Benämning
IC 1	7220, 82720
IC 2-3	74LS257
IC 4-7	4416-20, 4416-15
IC 8-9	74LS166
IC 10	74LS163
IC 11-13	74LS74
IC 14	74LS86
IC 15	74LS240
IC 16	74LS32
IC 17-18	74LS04
IC 19	74LS10
IC 20	74LS08

Kretsarnas placering på mönsterkortet framgår av komponentplaceringsritningen - Bilaga 4.

Integrerade kretsar på flexskivestyrkortet (nr 119 106/1)

Beteckning	Benämning
IC 1	74LS139
IC 2	7407
IC 3-4	74F240
IC 5	74LS175
IC 6	74LS112
IC 7	74LS00
IC 8	74LS74
IC 9	74LS153
IC 10	74LS393
IC 11	74132
IC 12	74S124
IC 13	8272
IC 15	74LS112
IC 16	74S112
IC 17	14528
IC 18	74LS02
IC 19	74LS74
IC 20	74LS27
IC 21	74LS04

Kretsarnas placering på mönsterkortet framgår av komponentplaceringsritningen - Bilaga 5.

Vy A - A

16 - 19

IC-Hållare

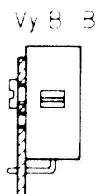
IC-pos	hållare pos
IC 1	75
IC 15	121
IC 27-34	93-100
IC 35,36,39,40	81-84
IC 49-56	101-108
IC 63-64	91-92
IC 103,104	111-112

▬ = strapbygel pos201-227

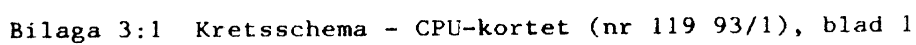
Tal i komponentsymbol eller cirkel är positionsnummer

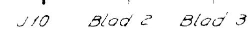
Kretskortet märks med:

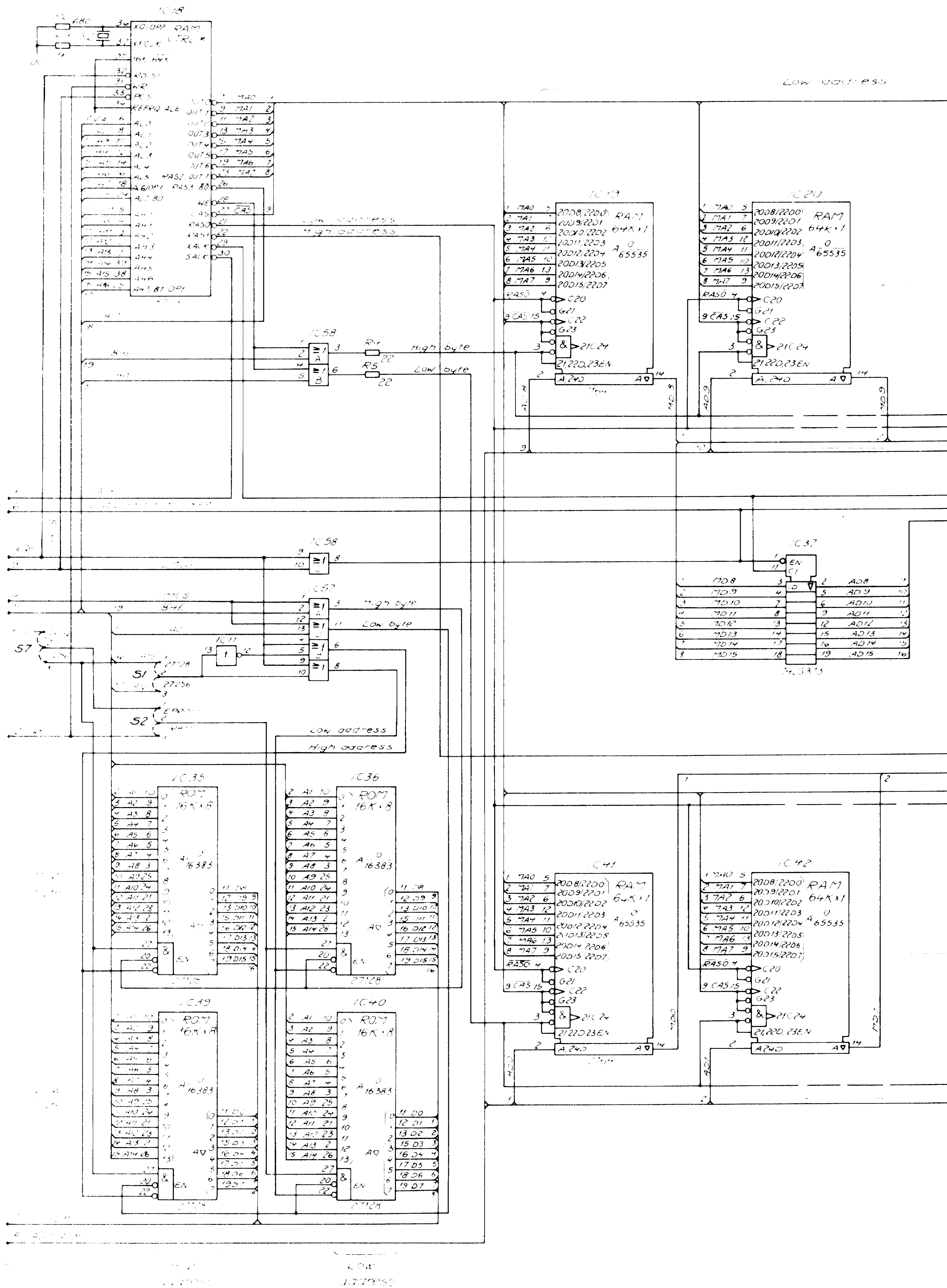
Artikelnummer *R-läge* *Tillverkningsort* *Tillverkningstidpunkt år-månad*	*Stämplas med svart färg på komponentsida eller på skylt*



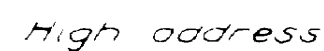
Bilaga 2: Komponentplaceringsritning - CPU-kortet (nr 119 93/1)

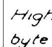

Bilaga 3:1 Kretsschema - CPU-kortet (nr 119 93/1), blad 1


J10
Blad 2
Blad 3
READY SIGNALS
MEMORY CHIP SELECTS
PERIPHAL CHIP-SELECTS
DATA HIGH BYTE FR EURO
DATA HIGH BYTE FR DRAM
PERIPHAL INTERRUPTS
DMA REQUEST
AD0-AD15
D0-D15

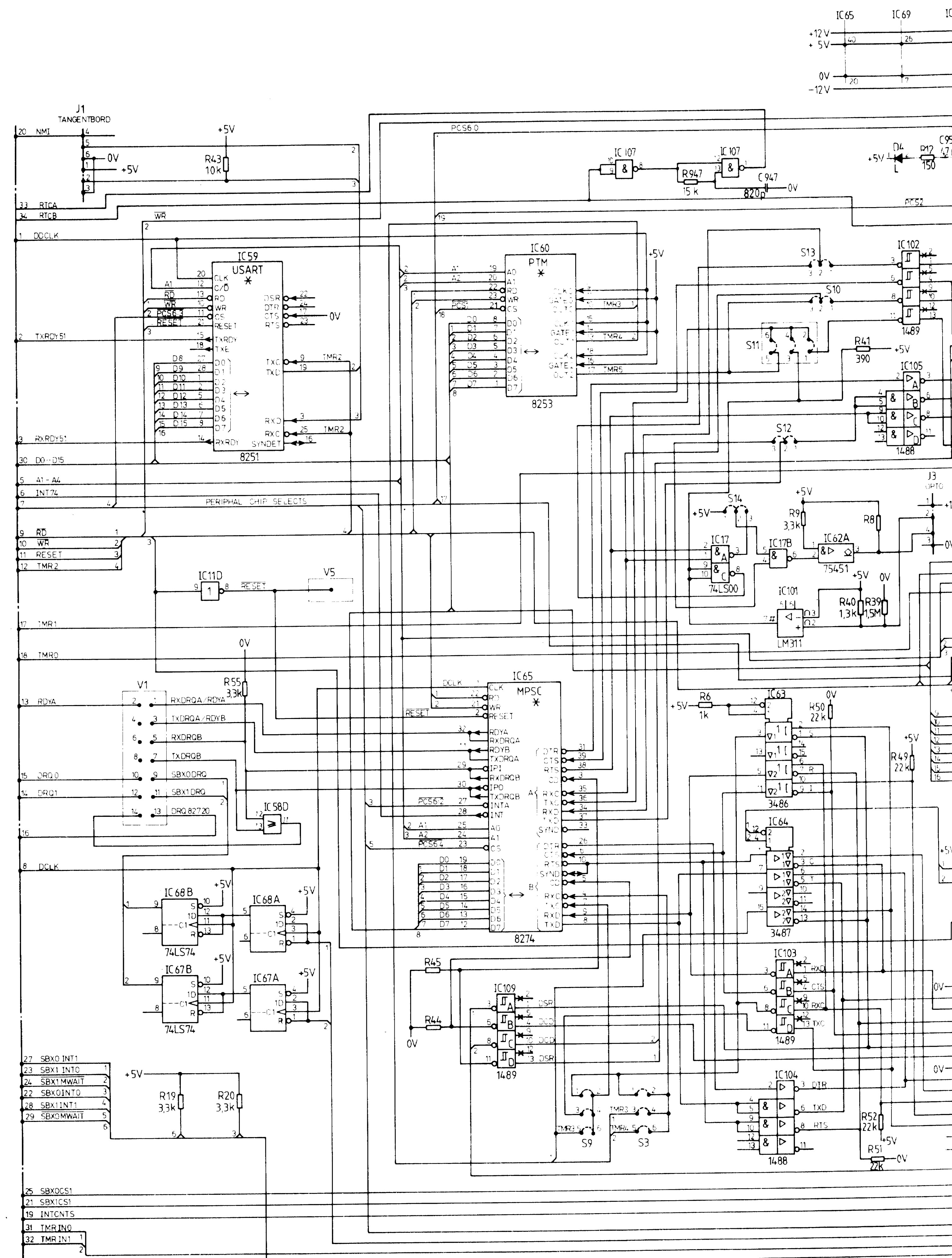


IC18
RAM CTRL
Low address
High address
IC19
RAM 64K×1
IC20
RAM 64K×1
IC58
High byte
Low byte
IC37
74LS373
IC57
IC11
S7
S1
27128
27256
S2
IC35
ROM 16K×8
IC36
ROM 16K×8
IC39
ROM 16K×8
IC40
ROM 16K×8
IC41
RAM 64K×1
IC42
RAM 64K×1

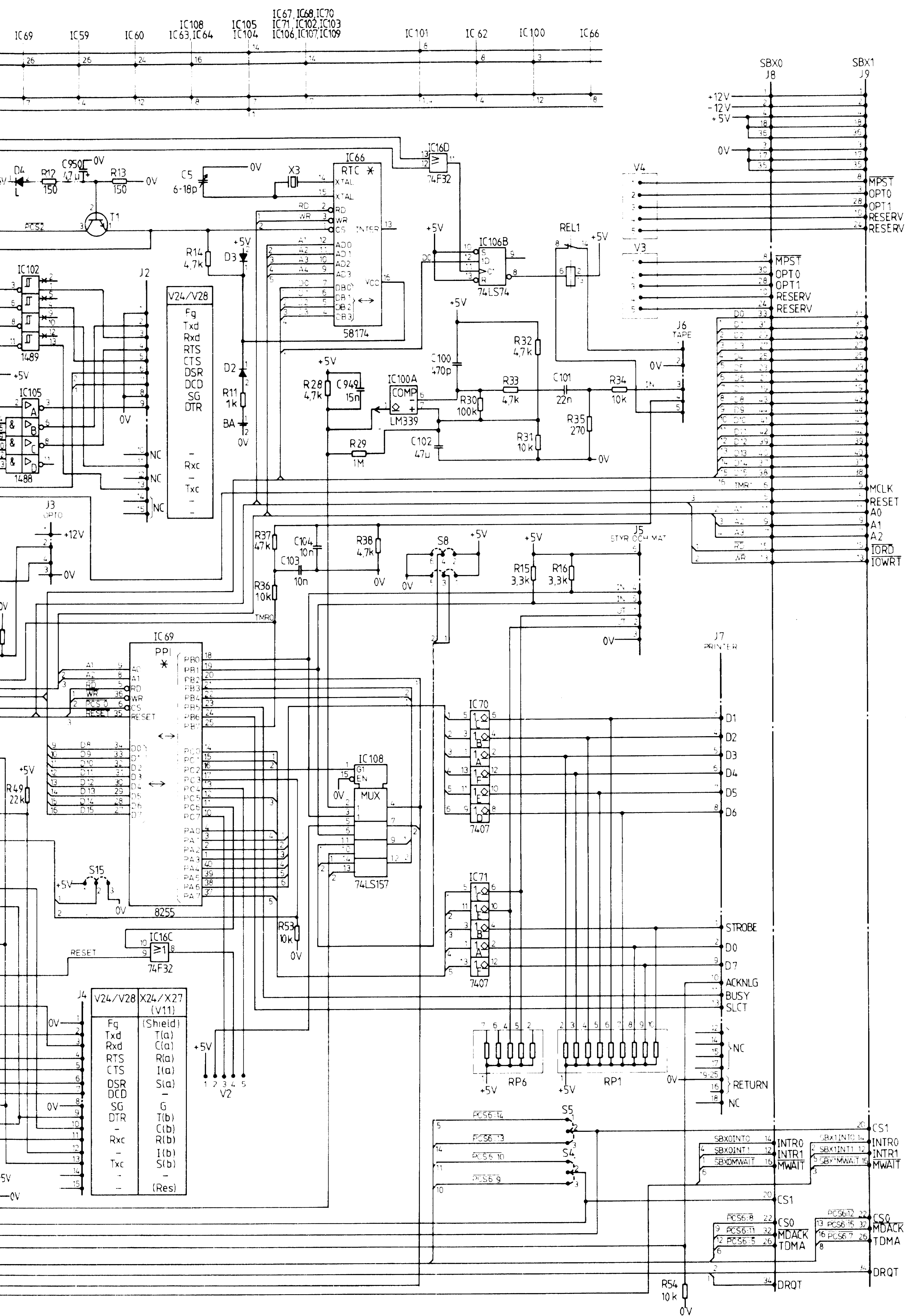

High address

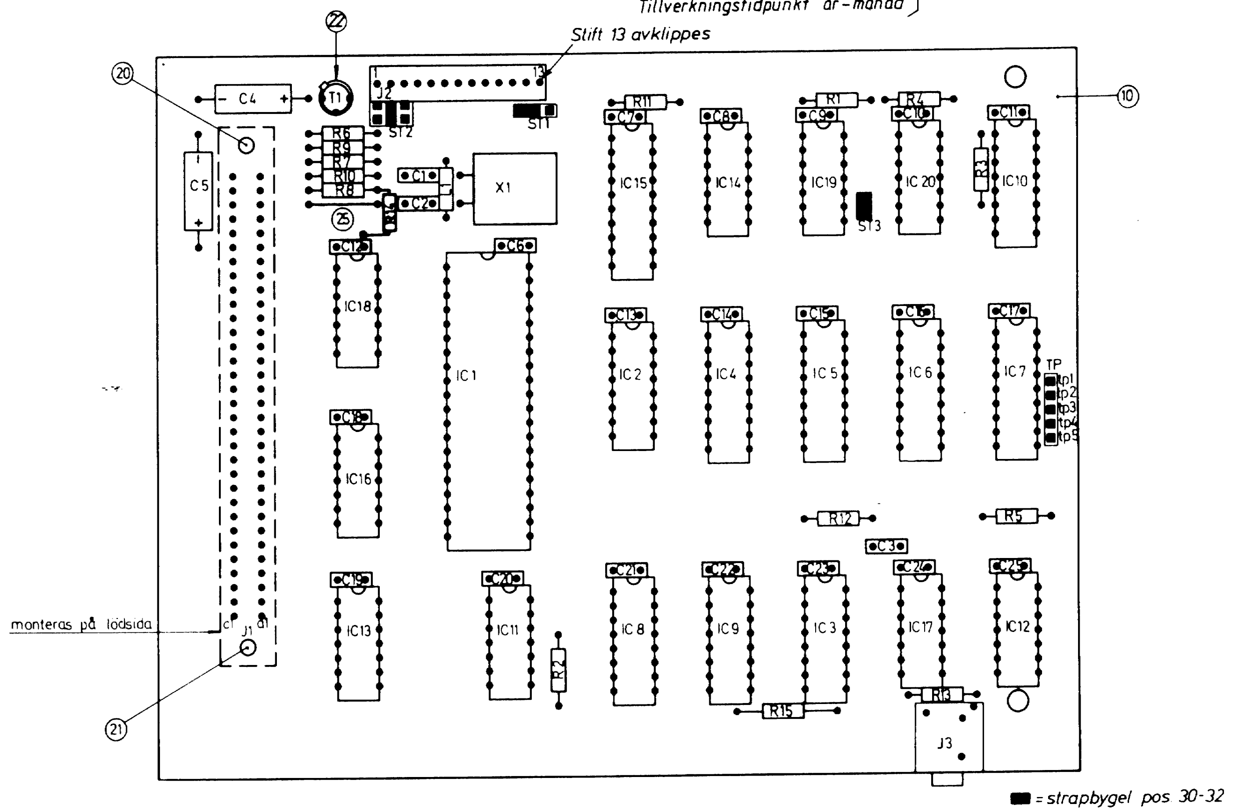

High
byte


Low
byte



Bilaga 3:3 Kretsschema - CPU-kortet (nr 119 93/1), blad 3





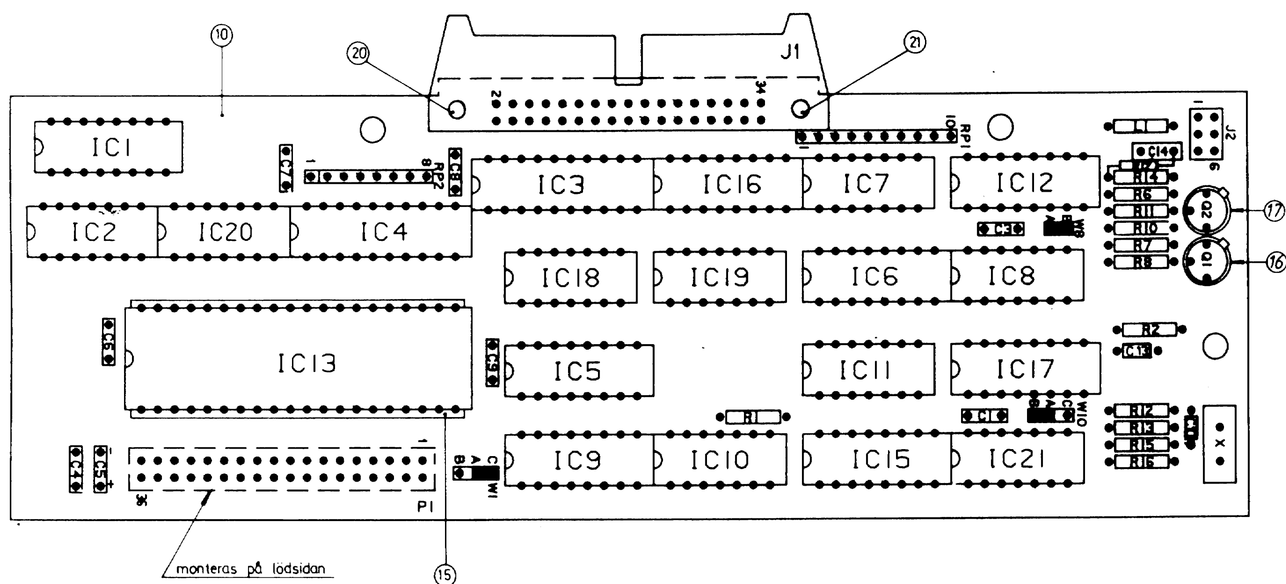
Bilaga 4: Komponentplaceringsritning - Grafikkortet HRG (119 105/1)

Tal i komponentsymbol eller cirkel är pos nr
Kretskortet märks med:

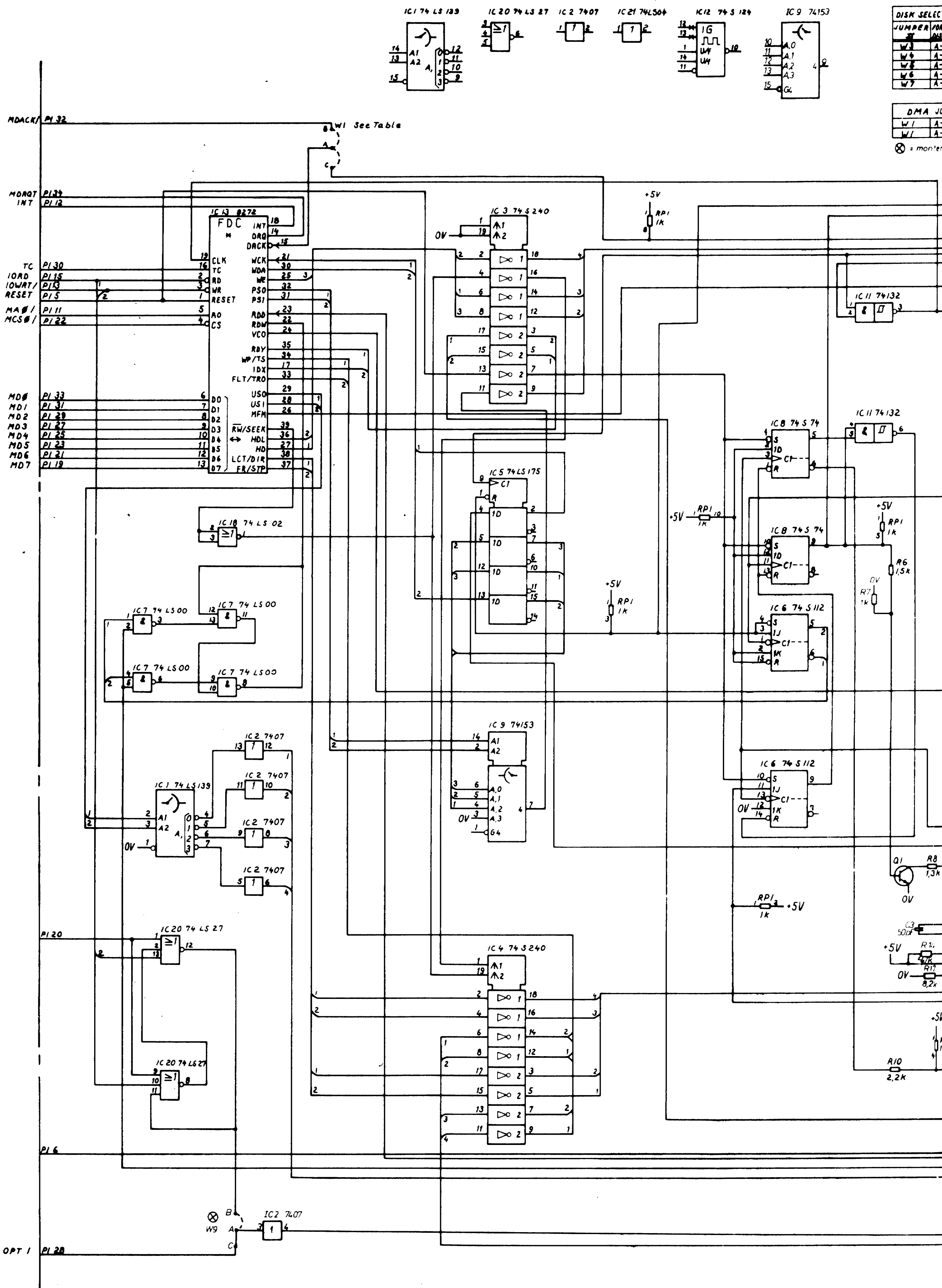
Artikelnummer
R-läge
Tillv ort
Tillv tidpunkt år-månad

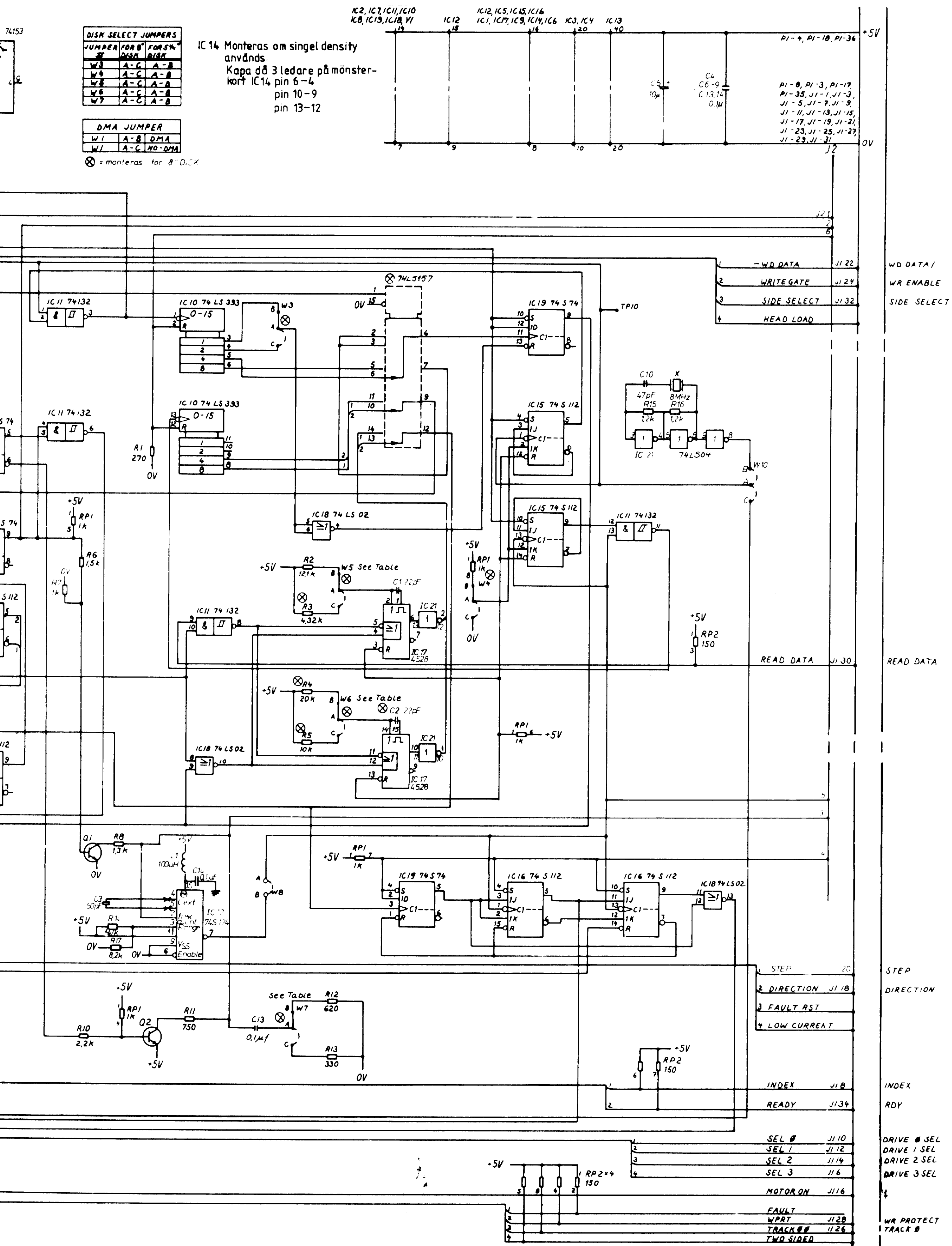
Stämplas med svart färg på komp sida eller på skylt

■ = strapbygel pos 30-32



Bilaga 5: Komponentplaceringsritning - Flexskivestyrkortet, 119 106/1





IC 14 Monteras om singel density används.
Kapa då 3 ledare på mönster-kort IC14 pin 6-4
pin 10-9
pin 13-12
DISK SELECT JUMPERS
DMA JUMPER
= monteras för 8" DISK
+5V
0V
WD DATA/
WR ENABLE
SIDE SELECT
READ DATA
STEP
DIRECTION
INDEX
RDY
DRIVE 0 SEL
DRIVE 1 SEL
DRIVE 2 SEL
DRIVE 3 SEL
WR PROTECT
TRACK 0



Teknisk handbok

Den här manualen är producerad av TeleNova AB. Företaget bildades i juli 1984 och hette från början Teli Datorer. TeleNova ingår i Teleinvest-gruppen, som är ett helägt dotterbolag till televerket.

När du vill fråga eller behöver hjälp med något problem kan du vända dig till

COMPIS Service i Kristinehamn

Din lokala servicerepresentant

Vårt huvudkontor i Nynäshamn eller till

Esselte Studium

I TeleNovas serie "Bli vän med din COMPIS" ingår

	Best.nr
Installationsmanual	91-24-33194-5
Systemmanual	91-24-33196-1
[redacted]Comalmanual	91-24-33195-3
Teknisk handbok	91-24-33987-3

Behöver du flera exemplar av den här manualen kan du beställa dem från närmaste Esselte Studium-kontor

Östra Rådhusgatan 6 902 46 UMEÅ 090-13 70 00	Sundbybergsvägen 1 171 76 SOLNA 08-734 30 00	Karl Gustavsgatan 13 Box 3075 400 10 GÖTEBORG 031-17 99 30	Torggatan 4 Box 4086 203 11 MALMÖ 040-770 70

Esselte bokhandel: Drottninggatan 108, Stockholm 08-31 68 68

ISBN 91-24-33987-3
Best.nr 24-33987-3
(24-33987-3)



TELENOVA AB

Box 213
149 01 NYNÄSHAMN
Telefon 0752-636 00
Telefax 0752-114 22

COMPIS SERVICE

Box 53
681 01 KRISTINEHAMN
Telefon 0550-155 90
Telefax 0550-175 58